

---

## II.2.2. PRINCIPALII PARAMETRI CARACTERISTICI

Caracterizarea comportării dinamice, în regim sinusoidal, a unui etaj de amplificare diferențial necesită două tipuri de parametri caracteristici, *de mod diferențial și de mod comun*.

Prin definiție, *tensiunile de mod comun reprezintă semisuma tensiunilor față de masă, în două puncte omoloage ale circuitului*, iar *tensiunile de mod diferențial reprezintă semidiferența acestor tensiuni*. De regulă, semnalele de mod diferențial sunt semnale utile, iar cele de mod comun sunt perturbatoare. Cu aceste precizări, se pot defini următorii parametri caracteristici:

- Tensiunea de intrare de mod diferențial și de mod comun:

$$\begin{aligned} v_{id} &= (v_{x1} - v_{x2})/2 = v_x/2 \\ v_{ic} &= (v_{x1} + v_{x2})/2 \end{aligned} \quad (II.85)$$

de unde rezultă:

$$\begin{aligned} v_{x1} &= v_{ic} + v_{id} \\ v_{x2} &= v_{ic} - v_{id} \end{aligned} \quad (II.86)$$

Prin urmare, tensiunea de mod comun este tensiunea din punctul static de funcționare, în jurul căreia se balansează tensiunea de mod diferențial.

- Curentul de intrare de mod diferențial și de mod comun:

$$\begin{aligned} i_{id} &= (i_{i1} - i_{i2})/2 \\ i_{ic} &= (i_{i1} + i_{i2})/2 \end{aligned} \quad (II.87)$$

- Impedanța de intrare de mod diferențial și de mod comun:

$$R_{id} = \left. \frac{2v_{id}}{i_{id}} \right|_{v_{ic} = 0}, \text{ respectiv } R_{ic} = \left. \frac{v_{ic}}{i_{ic}} \right|_{v_{id} = 0} \quad (II.88)$$

- Tensiunea de ieșire de mod diferențial și de mod comun:

$$\begin{aligned} v_{od} &= (v_{o1} - v_{o2})/2 = v_o/2 \\ v_{oc} &= (v_{o1} + v_{o2})/2 \end{aligned} \quad (II.89)$$

de unde rezultă:

$$\begin{aligned} v_{o1} &= v_{oc} + v_{od} \\ v_{o2} &= v_{oc} - v_{od} \end{aligned} \quad (II.90)$$

Corespunzător celor două tipuri de tensiuni, de mod diferențial și de mod comun, le corespund patru tipuri de amplificări definite după urmează:

- Amplificarea de mod diferențial și de mod comun:

$$A_{dd} = \left. \frac{v_{0d}}{v_{id}} \right|_{v_{ic} = 0}, \text{ respectiv } A_{cc} = \left. \frac{v_{0c}}{v_{ic}} \right|_{v_{id} = 0}. \quad (\text{II.91})$$

- Amplificarea de transfer de la modul diferențial la modul comun:

$$A_{cd} = \left. \frac{v_{0c}}{v_{id}} \right|_{v_{ic} = 0}. \quad (\text{II.92})$$

- Amplificarea de transfer de la modul comun la modul diferențial:

$$A_{dc} = \left. \frac{v_{0d}}{v_{ic}} \right|_{v_{id} = 0}. \quad (\text{II.93})$$

Pe baza (II.91)...(II.93), pot fi explicitate expresiile tensiunilor de ieșire:

$$\begin{aligned} v_{0d} &= A_{dd}v_{id} + A_{dc}v_{ic} \\ v_{0c} &= A_{cc}v_{ic} + A_{cd}v_{id} \end{aligned} \quad (\text{II.94})$$

În condiții de simetrie perfectă, ambele amplificări de transfer sunt nule. În circuitele practice însă, sunt inevitabile unele mici asimetrii care generează amplificări de transfer de valori finite, reduse, dar diferite de zero. Dintre acestea, cea mai supărătoare este amplificarea de transfer de la modul comun la cel diferențial,  $A_{dc}$ , fiindcă produce o tensiune de ieșire diferențială datorită unei tensiuni de intrare de mod comun, care se suprapune peste tensiunea de ieșire diferențială utilă, produsă de tensiunea diferențială de intrare. Semnalele utile fiind cele de mod diferențial, etajele diferențiale trebuie să maximizeze amplificarea pe mod diferențial și să o minimizeze pe cea de mod comun.

Capabilitatea unui amplificator diferențial de a separa efectul util al tensiunii de intrare diferențiale de efectul perturbator al tensiunii de intrare de mod comun se exprimă prin *factorul de discriminare*, definit astfel:

$$F = A_{dd}/A_{cc}. \quad (\text{II.95})$$

Capabilitatea unui amplificator diferențial de a separa tensiunea de ieșire diferențială datorită tensiunii de intrare diferențiale de de tensiunea de ieșire diferențială datorită tensiunii de intrare de mod comun se exprimă prin *raportul de rejecție a modului comun*, definit astfel:

$$RRMC = A_{dd}/A_{dc}. \quad (\text{II.96})$$

În nod analog se poate defini și factorul de rejecție al modului diferențial:

$$RRMD = A_{cc}/A_{cd}, \quad (\text{II.97})$$

care este mai puțin important și utilizat.

### II.2.3. EFECTELE NESIMETRIEI ETAJULUI

Un aspect important al performanțelor unui amplificator diferențial este cel cu privire la tensiunea minimă de intrare care poate fi detectată. Apariția inevitabilă de nesimetrii între valorile unor parametri tehnologici se traduce în final prin apariția unor tensiuni diferențiale la ieșire care nu pot fi decelate de semnalul util de ieșire. Prin urmare, la ieșire apar niște erori de curent continuu (c.c.) care provoacă o limitare majoră a rezoluției.

Pentru amplificatoarele diferențiale cu tranzistoare efectul nesimetriilor asupra performanțelor de c.c. este exprimat convențional prin doi parametri și anume, *tensiunea de decalaj la intrare* și *curentul de decalaj la intrare*, care reprezintă efectul acestor nesimetrii raportat la intrarea amplificatorului. Așa cum rezultă din Fig.II.31, un amplificator real, cu nesimetrii, este echivalent cu un amplificator ideal, perfect simetric, având la intrare conectate în serie sursa de tensiune de decalaj și în paralel sursa de curent de decalaj.

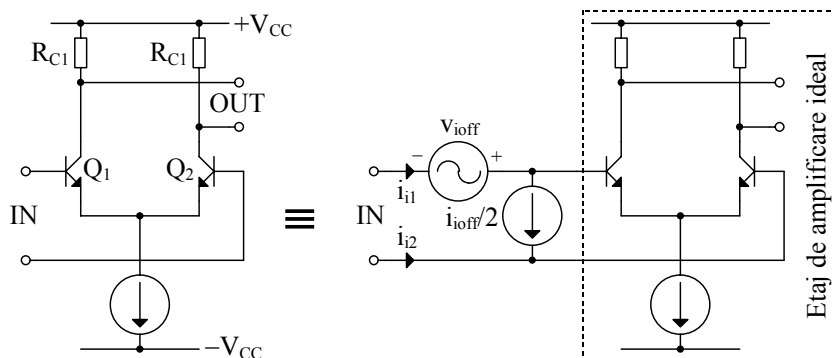


Fig.II.31. Evidențierea tensiunii și curentului de decalaj la intrare.

#### II.2.3.1. Tensiunea de decalaj la intrare

Relativ la Fig.II.31, tensiunea de decalaj sau de *offset* la intrare este egală și de semn contrar cu tensiunea care ar trebui aplicată la intrare, între cele două intrări, pentru ca tensiunea diferențială de ieșire să fie adusă la valoarea zero.

Aplicând legea tensiunii a lui Kirchhoff pe bucla de intrare, se obține:

$$V_{ioff} = V_{BE1} - V_{BE2} = V_T \ln \left( \frac{I_{C1} I_{S2}}{I_{C2} I_{S1}} \right). \quad (II.98)$$

Condiția ca tensiunea de ieșire să fie zero, este echivalentă cu:

$$I_{C1}R_{C1} = I_{C2}R_{C2} \quad \text{sau} \quad \frac{I_{C1}}{I_{C2}} = \frac{R_{C2}}{R_{C1}}, \quad (\text{II.99})$$

pe baza căreia (II.98) devine:

$$V_{\text{ioff}} = V_{\text{BE1}} - V_{\text{BE2}} = V_T \ln \left( \frac{R_{C2} I_{S2}}{R_{C1} I_{S1}} \right). \quad (\text{II.100})$$

Conform (II.100), tensiunea de decalaj la intrare, dată de diferența de tensiune bază-emitor, este raportată la nesimetria rezistențelor de colector și a curenților de saturație. Altfel zis, nesimetria tensiunilor bază-emitor se reflectă în nesimetria curenților de saturație care poate fi corectată prin introducerea unei nesimetrii de sens contrar între rezistențele de colector.

Nesimetria între doi parametri poate fi exprimată în general astfel:

$$\begin{aligned} x &= (x_1 + x_2)/2 \\ \Delta x &= x_1 - x_2 \end{aligned} \quad (\text{II.101})$$

unde  $x$  este media, iar  $\Delta x$  – diferența celor doi parametri. Din (II.101) rezultă:

$$\begin{aligned} x_1 &= x + \Delta x/2 \\ x_2 &= x - \Delta x/2 \end{aligned} \quad (\text{II.102})$$

Utilizând (II.102) pentru a exprima parametrii  $R_C$  și  $I_S$ , (II.100) devine:

$$\begin{aligned} V_{\text{ioff}} &= V_T \ln \left( \frac{R_C - \Delta R_C/2}{R_C + \Delta R_C/2} \cdot \frac{I_S - \Delta I_S/2}{I_S + \Delta I_S/2} \right) \\ &= V_T \ln \left( \frac{1 - \Delta R_C/2R_C}{1 + \Delta R_C/2R_C} \cdot \frac{1 - \Delta I_S/2I_S}{1 + \Delta I_S/2I_S} \right) \end{aligned} \quad (\text{II.103})$$

Presupunând că  $\Delta R_C \ll R_C$  și  $\Delta I_S \ll I_S$ , în (II.103) se poate folosi substituția:

$$\frac{1}{1+x} \cong 1-x, \quad \text{deci} \quad \frac{1-x}{1+x} \cong (1-x)(1-x) \cong 1-2x, \quad (\text{II.104})$$

care conduce la rezultatul:

$$V_{\text{ioff}} = V_T \ln \left[ \left( 1 - \frac{\Delta R_C}{R_C} \right) \left( 1 - \frac{\Delta I_S}{I_S} \right) \right]. \quad (\text{II.105})$$

Dacă (II.105) se dezvoltă în serie Taylor și se neglijează termenii de ordin superior, rezultă:

$$V_{\text{ioff}} = -V_T \left( \frac{\Delta R_C}{R_C} + \frac{\Delta I_S}{I_S} \right). \quad (\text{II.106})$$

Dacă considerăm pentru abaterile de la simetrie valorile tipice, posibil de obținut practic, de  $\Delta R_C/R_C = 1\%$ ,  $\Delta I_S/I_S = 5\%$ , tensiunea de offset rezultă:

$$V_{\text{ioff}} = -(26 \text{ mV})(0,01 + 0,05) \cong -1,5 \text{ mV}. \quad (\text{II.107})$$

### II.2.3.2. Curentul de decalaj la intrare

Relativ la Fig.II.31, curentul de decalaj sau de *offset* la intrare este egal și de semn contrar cu curentul care ar trebui aplicat la intrare, pentru ca tensiunea diferențială de ieșire să fie adusă la valoarea zero. Prin urmare, se poate scrie:

$$I_{\text{ioff}} = I_{B1} - I_{B2} = \frac{I_{C1}}{\beta_1} - \frac{I_{C2}}{\beta_2}. \quad (\text{II.108})$$

Aplicând artificii (II.102) parametrilor din (II.08), se obțin expresiile:

$$\begin{aligned} I_{C1} &= I_C + \Delta I_C/2 \\ I_{C2} &= I_C - \Delta I_C/2 \end{aligned} \quad \text{respectiv} \quad \begin{aligned} \beta_1 &= \beta + \Delta\beta/2 \\ \beta_2 &= \beta - \Delta\beta/2 \end{aligned}, \quad (\text{II.109})$$

pe baza căroră, (II.108) devine:

$$I_{\text{ioff}} = \frac{I_C + \Delta I_C/2}{\beta + \Delta\beta/2} - \frac{I_C - \Delta I_C/2}{\beta - \Delta\beta/2} = \frac{I_C}{\beta} \left( \frac{1 + \Delta I_C/2I_C}{1 + \Delta\beta/2\beta} - \frac{1 - \Delta I_C/2I_C}{1 - \Delta\beta/2\beta} \right). \quad (\text{II.110})$$

Considerând  $\Delta I_C \ll I_C$ ,  $\Delta\beta \ll \beta$  și folosind artificii (II.104), se poate scrie:

$$I_{\text{ioff}} = \frac{I_C}{\beta} \left[ \left( 1 + \frac{\Delta I_C}{2I_C} \right) \left( 1 - \frac{\Delta\beta}{2\beta} \right) - \left( 1 - \frac{\Delta I_C}{2I_C} \right) \left( 1 + \frac{\Delta\beta}{2\beta} \right) \right], \quad (\text{II.111})$$

de unde neglijând termenii de ordin superior, rezultă:

$$I_{\text{ioff}} = \frac{I_C}{\beta} \left( \frac{\Delta I_C}{I_C} - \frac{\Delta\beta}{\beta} \right). \quad (\text{II.112})$$

Având în vedere condiția ca tensiunea de ieșire să fie zero, (II.99):

$$\frac{I_{C1}}{I_{C2}} = \frac{R_{C2}}{R_{C1}} \Rightarrow \frac{\Delta I_C}{I_C} = -\frac{\Delta R_C}{R_C}, \quad (\text{II.113})$$

deci (II.112) devine:

$$I_{\text{ioff}} = -\frac{I_C}{\beta} \left( \frac{\Delta R_C}{R_C} + \frac{\Delta\beta}{\beta} \right). \quad (\text{II.114})$$

Dacă considerăm pentru abaterile de la simetrie valorile tipice, posibil de obținut practic, de  $\Delta\beta/\beta = 10\%$ ,  $\Delta R_C/R_C = 1\%$ , curentul de offset rezultă:

$$I_{\text{ioff}} = -0,11(I_C/\beta) \cong -0,1i_B. \quad (\text{II.115})$$

Prin urmare, tensiunea de offset este de ordinul milivolților, iar curentul de offset este de ordinul a 10% din curentul de bază.

## II.2.4. ETAJE DIFERENȚIALE CU SARCINI ACTIVE

Etajele de amplificare diferențiale cu sarcini active pot fi și cu ieșire diferențială simetrică, dar de regulă sunt cu ieșire asimetrică, conform Fig.II.32. Amplificarea în tensiune a acestui tip de etaj este egală în volum cu amplificarea diferențială a etajului, deși ieșirea este asimetrică:

$$\begin{aligned}i_L &= 2g_m(v_x/2) = g_m v_x \\v_0 &= i_L R_L = g_m v_x R_L \\A &= v_0/v_x = g_m R_L\end{aligned}\quad (II.116)$$

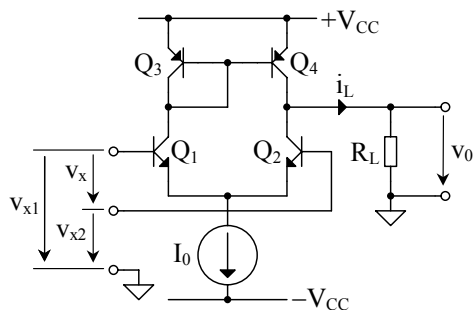


Fig.II.32. Etaj diferențial cu sarcină activă și ieșire asimetrică.

## II.3. ETAJE DE DEPLASARE A NIVELULUI

Etajele CIA sunt cuplate între ele prin cuplaj direct în curent continuu. Din acest motiv, nivelul de curent continuu tinde să varieze de la etaj la etaj, într-un singur sens, către nivelul uneia dintre sursele de alimentare. Ca urmare, excursia de semnal la ieșire tinde să scadă de la etaj la etaj, către valoarea zero.

Acest fapt implică asigurarea prin proiectare a compatibilității nivelului de curent continuu de la ieșirea unui etaj cu cel de intrarea etajului următor. În acest scop se folosesc *etaje de deplasare a nivelului*, cu rolul de a modifica nivelul de curent continuu, asigurând o atenuare minimă a semnalului util.

În general, un etaj de deplasare a nivelului este un etaj tampon care trebuie să asigure o amplificare unitară, simultan cu impedanță mare de intrare și impedanță mică de ieșire. În principiu, astfel de etaje pot fi realizate și cu circuite pasive, dar fiind mai performante, se preferă cele cu circuite active.

Două din soluțiile uzuale de realizare a etajelor de deplasare a nivelului sunt cele bazate pe diodele Zener și pe tranzistoarele pnp, conform Fig.II.33.

Etajul de deplasare cu diodă Zener include repetorul pe emitor  $Q_5$ , dioda Zener  $D_1$  și o sarcină activă (Fig.II.33.a). În acest caz, nivelul de curent continuu din punctul A (ieșirea etajului diferențial) este deplasat în jos până la nivelul din punctul B (ieșirea etajului de deplasare), cu diferența de tensiune:

$$\Delta V_{AB} = V_{BE5} + V_{Z1} \cong (0,6 + 6) \text{ V} = 6,6 \text{ V} . \quad (\text{II.117})$$

Din Fig.II.33.a și (II.117) se observă că în cazul etajului de deplasare cu diodă Zener, deplasarea de nivel are o anumită valoare fixă, fapt ce limitează inferior intervalul de variație al tensiunii de alimentare. Această soluție se utilizează de obicei la circuite care lucrează în comutație (comparatoare etc.).

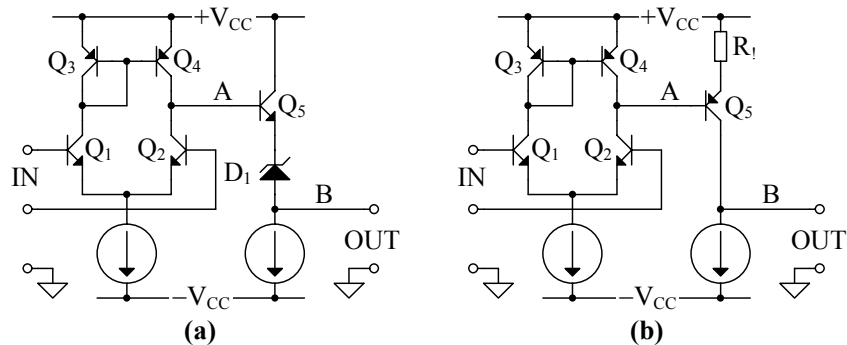
Etajul de deplasare cu tranzistor pnp include tranzistorul  $Q_5$ , rezistența  $R_1$  și o sarcină activă (Fig.II.33.b). În acest caz, nivelul de curent continuu din punctul A (ieșirea etajului diferențial) este deplasat până la nivelul din punctul B (ieșirea etajului de deplasare), cu tensiunea colector-bază a tranzistorului  $Q_5$ .

$$\Delta V_{AB} = V_{BC5} . \quad (\text{II.118})$$

Etajul de deplasare a nivelului cu tranzistor pnp, spre deosebire de cel cu diodă Zener, poate realiza deplasări de nivel de orice valoare, evident între anumite limite și este mai puțin sensibil la variațiile tensiunii de alimentare.

În ambele cazuri, datorită amplificării mari a etajului diferențial, este necesară o buclă de reacție negativă pentru a fixa nivelul de curent continuu.

Extrapolând ideea din Fig.II.33.b, problema deplasării de nivel dispare, dacă etajele de amplificare sunt realizate alternativ cu tranzistoare npn și pnp.



**Fig.II.33. Etaje de deplasare a nivelului de curent continuu:**  
**(a) – etaj cu diodă Zener; (b) – etaj cu tranzistor pnp.**

---

## II.4. ETAJE DE IEȘIRE

Spre deosebire de celelalte etaje componente, etajele de ieșire ale CIA diferă relativ puțin de etajele convenționale de ieșire realizate cu componente discrete. Ele trebuie să îndeplinească o serie de condiții generale, cum ar fi:

- debitarea puterii specificate în sarcină, la un nivel acceptabil de distorsiuni;
- rezistență de ieșire cât mai redusă, pentru ca funcționarea lor să fie cât mai independentă de rezistența de sarcină;
- asigurarea unui randament și a unei benzi de frecvență proprii cât mai bune;
- cuplarea comodă a sarcinii.

Ca și în cazul etajelor finale cu componente discrete, etajele de ieșire ale CIA pot fi realizate cu funcționare în clasă A, B și AB. Fiind etaje de semnal mare, comportă o serie de particularități care necesită precauții relativ la:

- limitările introduse în dispozitivele active integrate cu privire la puteri, tensiuni și curenți, valori minime și valori maxime;
- neliniaritățile dispozitivelor active, necesitând măsuri adecvate de reducere a efectului lor (reacție negativă puternică, compensare etc.);
- puterea consumată de circuitele de polarizare și stabilizare a punctelor statice de funcționare, care trebuie să aibă pondere cât mai redusă;
- necesitatea unor etaje prefinale defazoare cu semnale de ieșire în antifază.

### II.4.1. ETAJE DE IEȘIRE CLASĂ A

În cazul în care puterea de ieșire necesară în sarcină este de valoare redusă, se pot utiliza etaje de ieșire clasă A, în oricare din cele trei configurații posibile: colector comun, emitor comun și bază comună.

#### II.4.1.1 Etaj de ieșire colector comun

Etajul de ieșire colector comun este cunoscut sub denumirea de repetor pe emitor, conform schemei din Fig.II.34. De regulă, se utilizează varianta cu sarcină activă din Fig.II.34.b, deoarece este mai indicată din punct de vedere tehnologic și asigură o polarizare de mai bună calitate a tranzistorului final.

Pentru schema cu sarcină activă, neglijând tensiunile de saturație ale tranzistoarelor în raport cu tensiunile de alimentare, considerate simetrice,



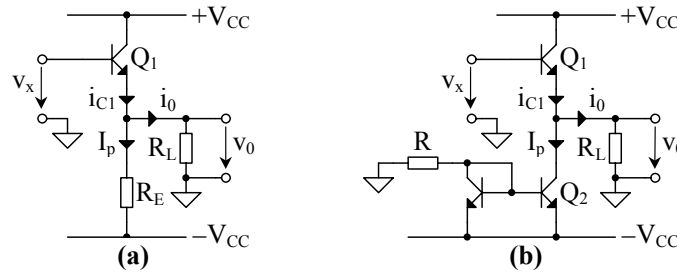
amplitudinea semnalului de ieșire are valoarea maximă:

$$V_{0\_max} = V_{0\_max}^+ = V_{0\_max}^- = V_{CC} - V_{CE\_sat} \cong V_{CC} \cdot \quad (II.119)$$

iar o valoare oarecare mai mică decât cea maximă poate fi exprimată astfel:

$$V_0 = V_0^+ = V_0^- = KV_{CC}, \quad (II.120)$$

unde  $K = 0 \dots 1$ , se numește *factor de utilizare a tensiunii de alimentare*.



**Fig.II.34. Etaj de ieșire colector comun (repetor pe emitor):**  
**(a) – etaj cu sarcină rezistivă; (b) – etaj cu sarcină activă.**

Pe baza (II.119) se poate determina valoarea optimă a rezistenței de sarcină, care asigură un transfer maxim de putere către sarcină:

$$R_L = V_{0\_max} / I_{0\_max} = V_{CC} / I_p \cdot \quad (II.121)$$

Și pentru curentul de ieșire se poate scrie o relație similară cu (II.120):

$$I_0 = V_0 / R_L = KV_{CC} / R_L = KI_{0\_max} = KI_p \cdot \quad (II.122)$$

Pentru  $R_L > (V_{CC} / I_{ref})$  se reduce curentul prin sarcină, iar pentru  $R_L < (V_{CC} / I_{ref})$  se limitează excursia de tensiune pe alternanța negativă la valoarea:

$$V_0^- = I_{ref} R_L < V_{0\_max}^- \cdot \quad (II.123)$$

În cazul etajelor de ieșire prezintă interes efectuarea bilanțului energetic și determinarea randamentului. Considerând semnal sinusoidal de intrare, puterea disipată instantanee pe tranzistorului  $Q_1$  se poate calcula cu relația:

$$\begin{aligned} p_{Q1} &= v_{CE1} i_{C1} = (V_{CC} - V_0 \sin \omega t)(I_p + I_0 \sin \omega t) \\ &= V_{CC} I_p (1 - K \sin \omega t)(1 + K \sin \omega t) = V_{CC} I_p (1 - K^2 \sin^2 \omega t) \quad , II.124 \\ &= V_{CC} I_p [1 - K^2 (1 - \cos 2\omega t) / 2] = V_{CC} I_p [(1 - K^2 / 2) + (K^2 / 2) \cos 2\omega t] \end{aligned}$$

iar puterea medie disipată rezultă ca valoare medie a puterii instantanee:

$$P_{Q1} = \int_t^{t+T} p_{D1} dt = V_{CC} I_p (1 - K^2 / 2). \quad (II.125)$$

Pentru  $K = 0$ ,  $P_{Q1_0} = V_{CC}I_p$  reprezintă puterea disipată de tranzistorul  $Q_1$  în repaus, adică pentru semnal de intrare zero, iar pentru  $K = 1$ ,  $P_{Q1_1} = V_{CC}I_p/2$  reprezintă puterea disipată de tranzistorul  $Q_1$  pentru semnal maxim de intrare.

În mod analog se poate calcula și puterea disipată de tranzistorul  $Q_2$ :

$$p_{Q2} = v_{CE2}i_{C2} = (V_{CC} + V_0 \sin \omega t)I_p = V_{CC}I_p(1 + K \sin \omega t), \quad (\text{II.126})$$

de unde puterea medie disipată rezultă ca valoare medie a puterii instantanee:

$$P_{Q2} = \int_t^{t+T} p_{D2} dt = V_{CC}I_p. \quad (\text{II.127})$$

Pentru calculul puterii consumate de la sursa de alimentare se are în vedere faptul că curentul consumat de la sursa negativă este  $I_p$ , iar curentul consumat de la sursa pozitivă este  $I_p + I_0$ . Prin urmare, rezultă:

$$p_A = V_{CC}I_p + V_{CC}I_p(1 + K \sin \omega t), \quad (\text{II.128})$$

de unde puterea medie consumată de la sursele de alimentare rezultă:

$$P_A = \int_t^{t+T} p_A dt = 2V_{CC}I_p. \quad (\text{II.129})$$

Din (II.125), (II.127) și (II.129) se observă că numai puterea disipată de tranzistorul  $Q_1$  depinde de nivelul semnalului de intrare, iar puterea disipată de  $Q_2$  și cea consumată de la sursele de alimentare este independentă de nivelul semnalului de intrare, fiind constantă și egală cu puterea consumată în repaus.

Puterea utilă debitată pe rezistența de sarcină are valoarea:

$$\begin{aligned} p_0 &= v_0 i_0 = (V_0 \sin \omega t)(I_0 \sin \omega t) = V_0 I_0 \sin^2 \omega t \\ &= V_0 I_0 (1 - \cos 2\omega t)/2, \end{aligned} \quad (\text{II.130})$$

de unde puterea utilă debitată pe rezistența de sarcină rezultă ca valoare medie a puterii instantanee:

$$P_0 = \int_t^{t+T} p_0 dt = (1/2)V_0 I_0 = (1/2)K^2 V_{CC}I_p, \quad (\text{II.131})$$

care, conform (II.126), reprezintă tocmai diferența dintre puterea disipată de tranzistorul  $Q_1$  în repaus și în sarcină.

Pentru determinarea randamentului energetic, se exprimă puterea utilă în funcție de puterea consumată de la sursa de alimentare, (II.129):

$$P_0 = (1/4)K^2 P_A, \quad (\text{II.132})$$

deci randamentul poate fi exprimat astfel:

$$\eta = P_0/P_A = (1/4)K^2 = 0,25K^2, \quad (\text{II.133})$$

înregistrând valoarea maximă de 25% pentru  $K = 1$ .

### II.4.1.2. Etaj de ieșire emitor comun

Etajul de ieșire emitor comun, prevăzut cu sarcină activă, are schema conform Fig.II.20. Pentru exprimarea analitică funcției de transfer se pot scrie relațiile:

$$\begin{aligned} i_0 &= I_p - i_{C1} = I_p - I_S \exp(v_x/V_T) \\ v_0 &= R_L i_0 = R_L [I_p - I_S \exp(v_x/V_T)] \end{aligned} \quad (\text{II.134})$$

Etajul cu emitor comun este mai puțin utilizat decât etajul cu colector comun din cauza caracteristicii neliniare deci distorsiuni mari și rezistenței de ieșire mare deci rezistență de sarcină mai mare în aceeași măsură. Ca avantaje, pot fi amintite câștigul mare în curent și tensiunea de ieșire de valoare ridicată.

O aplicație tipică a etajului de ieșire cu emitor comun, în varianta cu colector deschis, este în cazul comparatoarelor de tensiune, unde nu se pune problema neliniarității. Colectorul deschis permite conectarea rezistenței de sarcină la o altă tensiune decât cea de alimentare a circuitului.

### II.4.1.3. Etaj de ieșire bază comună

Configurația bază comună este utilizată ca etaj de ieșire în anumite aplicații particulare. Principalul dezavantaj este câștigul în curent unitar, astfel încât etajul prefinal trebuie să debiteze același curent ca și etajul final. Însă etajul bază comună prezintă două avantaje importante:

- tensiunea de străpungere fiind mai mare decât în alte configurații, tipic valoare dublă, face etajul adecvat pentru lucru cu tensiuni înalte de ieșire;
- comportare bună în frecvență, caracteristică configurației bază comună.

O aplicație uzuală a etajului cu bază comună este amplificatoarele video și de baleaj pentru osciloscopae, schema de principiu fiind conform Fig.35.

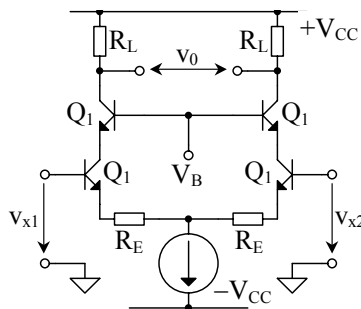


Fig.II.35. Etaj de ieșire diferențial cu bază comună.

## II.4.2. ETAJE DE IEȘIRE ÎN CONTRATIMP CLASĂ B

Etajele de ieșire clasă A analizate la pct.II.4.1 prezintă două dezavantaje importante: prezintă randament mic, iar puterea disipată în repaus (semnal de intrare zero) este mare, fapt ce conduce la creșterea ariei cipului, deci a prețului de cost al circuitelor integrate care folosesc astfel de etaje de ieșire.

Aceste dezavantaje pot fi eliminate prin utilizarea etajelor de ieșire în contratimp clasă B, care prezintă randamente mari (valoarea teoretică maximă este de 78,5%), iar consumul de curent în repaus este aproape nul.

În esență, etajele în contratimp clasă B includ două dispozitive active lucrând în clasă B, adică blocate în lipsa semnalului de intrare. La apariția unui semnal de intrare, cele două dispozitive active conduc pe rând, câte unul pe fiecare semialternață, de unde provine și denumirea lor de etaje în contratimp.

Schema tipică a unui etaj în contratimp clasă B, utilizat în CIA, este reprezentat în Fig.II.36, de unde se observă că etajul este constituit din două tranzistoare complementare, unul npn ( $Q_1$ ) și celălalt pnp ( $Q_2$ ).

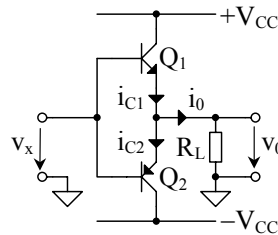
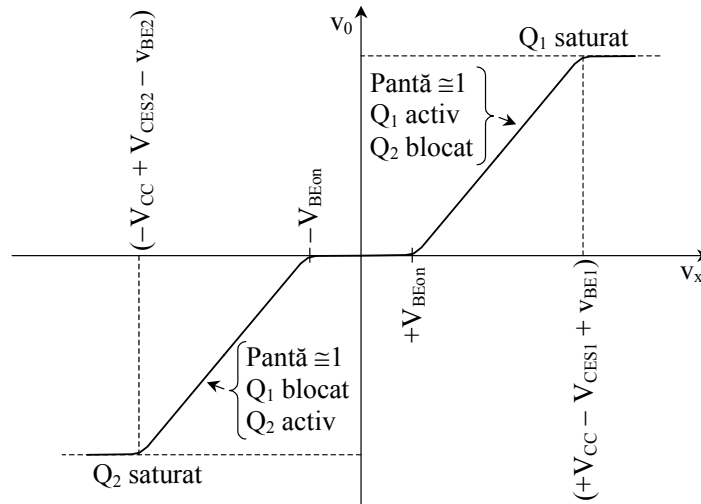


Fig.II.36. Etaj de ieșire în contratimp clasă B.

### II.4.2.1. Caracteristica de transfer statică

Pentru etajul de Fig.II.36, caracteristica de transfer  $v_0 = f(v_x)$  este reprezentată în Fig.II.37, observându-se trei regimuri de funcționare în funcție de nivelul  $v_x$ :

- dacă  $(-V_{Beon} \leq v_x \leq +V_{Beon}) \Rightarrow v_0 = 0$ , ambele tranzistoare fiind blocate;
- dacă  $(v_x > +V_{Beon})$ ,  $Q_2$  rămâne blocat, iar  $Q_1$  lucrează ca repetor pe emitor, tensiunea  $v_0$  urmărind tensiunea  $v_x$  până când  $Q_1$  intră în saturație;
- dacă  $(v_x < -V_{Beon})$ ,  $Q_1$  rămâne blocat, iar  $Q_2$  lucrează ca repetor pe emitor, tensiunea  $v_0$  urmărind tensiunea  $v_x$  până când  $Q_2$  intră în saturație.



**Fig.II.37. Caracteristicile de transfer a unui etaj de ieșire clasă B.**

Specific etajelor de ieșire în contratimp clasă B este *neliniaritatea* sau *zona moartă* din jurul originii, corespunzătoare comutării conducției de la un tranzistor la celălalt, care generează *distorsiuni de trecere*. Ponderea acestor distorsiuni scade pe măsură ce semnalul de intrare crește. Însă dacă semnalului de intrare depășește o anumită limită, tranzistoarele pot intra în saturație, tensiunea de ieșire intrând în limitare, distorsiunile vor crește din nou.

#### II.4.2.2. Bilanțul energetic

Având în vedere, după cum reiese din Fig.II.36, că excursia maximă a tensiunii pe sarcină are valoarea aproximativ egală cu tensiunea de alimentare:

$$V_{0\_max} = V_{CC} - V_{CES} \cong V_{CC}, \quad (II.135)$$

tensiunea de ieșire poate fi exprimată cu o relație de forma (II.120):

$$V_0 = KV_{0\_max} = KV_{CC}, \quad (II.136)$$

unde  $K = 0 \dots 1$ , reprezintă *factor de utilizare a tensiunii de alimentare*.

Pe baza (II.136), amplitudinea curentului în sarcină presupus sinusoidal, egală cu amplitudinea curenților de colector ai celor două tranzistoare, rezultă:

$$I_0 = V_0/R_L = KV_{CC}/R_L = I_{C1} = I_{C2} = I_C. \quad (II.137)$$

**a) Calculul puterii medii absorbite de la sursele de alimentare.** Curenții absorbiți de la sursele de alimentare sunt identici cu curenții de colector ai

celor două tranzistoare și reprezintă o semialternanță de semnal sinusoidal. În aceste condiții, valoarea medie a curentului pe o semiperioadă fiind:

$$I_{\text{sursă}} = \frac{2}{T} \int_0^{T/2} I_0 \sin \omega t dt = \frac{1}{\pi} I_0 = K \frac{1}{\pi} \frac{V_{CC}}{R_L}, \quad (\text{II.138})$$

sau, utilizând (II.137):

$$I_{\text{sursă}} = \frac{1}{\pi} I_0 = K \frac{1}{\pi} \frac{V_{CC}}{R_L}, \quad (\text{II.139})$$

se obține expresia puterii medii absorbite de la sursele de alimentare:

$$P_A = 2V_{CC}I_{\text{sursă}} = K \frac{2}{\pi} \frac{V_{CC}^2}{R_L} = KP_{A_{\text{max}}}, \quad (\text{II.140})$$

unde:

$$P_{A_{\text{max}}} = \frac{2}{\pi} \frac{V_{CC}^2}{R_L}. \quad (\text{II.141})$$

Din (II.140) se observă că, spre deosebire de etajele clasă A, pentru etajele clasă B puterea medie absorbită de la sursele de alimentare nu mai este constantă, ci depinde de nivelul semnalului, fiind direct proporțională cu factorul de utilizare a tensiunii de alimentare. În lipsa semnalului, adică pentru  $K = 0$ , tranzistoarele fiind blocate puterea absorbită de etaj este zero.

**b) Calculul puterii utile medii și a randamentului.** Deoarece puterea utilă medie debitată în sarcină are, conform (II.130) și (II.131), expresia:

$$P_0 = (1/2)V_0 I_0, \quad (\text{II.142})$$

pe baza (II.136), (II.137), se poate scrie:

$$P_0 = K^2 \frac{1}{2} \frac{V_{CC}^2}{R_L} = K^2 P_{0_{\text{max}}}, \quad (\text{II.143})$$

unde:

$$P_{0_{\text{max}}} = \frac{1}{2} \frac{V_{CC}^2}{R_L}. \quad (\text{II.144})$$

Având în vedere (II.141), (II.143) devine:

$$P_0 = (\pi/4)K^2 P_{A_{\text{max}}}. \quad (\text{II.145})$$

Pe baza (II.140) și (II.145), se poate determina expresia randamentului:

$$\eta = P_0/P_A = (\pi/4)K, \quad (\text{II.146})$$

având valoarea teoretică maximă, pentru  $K = 1$ , de 78,6%. Această valoare

maximă este superioară celei de 25% specifică etajelor clasă A.

Valoarea ridicată a randamentului și valoarea zero a curentului absorbit în repaus sunt avantaje decisive ale etajelor de ieșire clasă B, comparativ cu etajele de ieșire clasă A, care impun utilizarea lor preponderentă în CIA.

**c) Calculul puterii medii disipate de tranzistoare.** Valoarea puterii medii disipate de tranzistoare, utilizând (II.140), (II.145), se poate calcula astfel:

$$P_{DT} = P_A - P_0 = [K - (\pi/4)K^2] P_{A\_max} \quad (II.147)$$

Din (II.147) se observă că maximum puterii medii disipate nu se obține la semnal maxim ( $K = 1$ ), ci la o valoare a factorului de utilizare a tensiunii de alimentare ( $K$ ) care anulează derivata în raport cu  $K$  a expresiei (II.147):

$$dP_{DT}/dK = 1 - \pi/2 K = 0 \Rightarrow K = 2/\pi = 0,637 \quad (II.148)$$

Pentru  $K = 2/\pi$ , având în vedere (II.141), puterea disipată maximă este:

$$P_{DT\_max} = \left[ \frac{2}{\pi} - \frac{\pi}{4} \left( \frac{2}{\pi} \right)^2 \right] P_{A\_max} = \frac{1}{\pi} P_{A\_max} = \frac{2}{\pi^2} \frac{V_{CC}^2}{R_L} \quad (II.149)$$

Puterea disipată maximă mai poate fi exprimată și în funcție de puterea maximă debitată în sarcină ( $K = 1$ ), pe baza (II.144) și (II.149), astfel:

$$P_{DT\_max} = \frac{2}{\pi^2} \frac{V_{CC}^2}{R_L} = \frac{4}{\pi^2} P_{0\_max} \cong 0,4 P_{0\_max} \quad (II.150)$$

Considerând că puterea disipată maximă atinge valoarea admisibilă pentru cele două tranzistoare, (II.150) poate fi interpretată și astfel:

$$P_{0\_max} = \frac{\pi^2}{4} P_{DT\_max} = \frac{\pi^2}{4} P_{DT\_adm} \cong 2,5 P_{DT\_adm} \quad (II.151)$$

unde  $P_{DT\_adm}$  este puterea disipată admisibilă a celor două tranzistoare.

Având în vedere (II.144) și (II.151), se poate calcula valoarea minimă admisibilă pentru rezistența de sarcină, în funcție de valoarea tensiunii de alimentare și de puterea disipată admisibilă a tranzistoarelor, astfel:

$$R_{L\_min\_adm} = \frac{1}{2} \frac{V_{CC}^2}{P_{0\_max}} \cong \frac{1}{5} \frac{V_{CC}^2}{P_{DT\_adm}} \quad (II.152)$$

Din (II.152) se poate trage o concluzie practică importantă și anume, dacă rezistența de sarcină scade sub valoarea minimă admisibilă, puterea disipată de către tranzistoare depășește valoarea maximă admisibilă, deci tranzistoarele se vor defecta. Prin urmare, se impune necesitatea protejării etajului de ieșire în clasă B împotriva scurtcircuitelor accidentale la ieșire.

Condiția (II.152) este valabilă dacă frecvența semnalului este suficient de mare, pentru ca perioada să fie mult mai mică decât constanta de timp termică a tranzistoarelor, astfel încât temperatura lor să se stabilească pe valoarea medie. În caz contrar, temperatura joncțiunilor va urmări variația puterii instantanee disipate de tranzistor. În aceste condiții, dacă puterea instantanee depășește valoarea admisibilă, există pericolul ca tranzistorul să se distruge prin încălzire pe anumite porțiuni ale curbei semnalului, deși puterea medie pe o perioadă rămâne inferioară puterii disipate admisibile.

Valoarea maximă a puterii instantanee disipate de ambele tranzistoare se obține, pentru  $K = 1$ , în punctul de funcționare de coordonate  $v_{CE} = V_{CC}/2$  și  $i_C = V_{CC}/2R_L$ , pentru fiecare tranzistor în parte, conform relației:

$$P_{DT\_max} = 2v_{CE}i_C = 2\left(\frac{V_{CC}}{2}\right)\left(\frac{V_{CC}}{2R_L}\right) = \frac{1}{2} \frac{V_{CC}^2}{R_L}. \quad (II.153)$$

Dacă se pune condiția ca puterea disipată instantanee să nu depășească puterea disipată admisibilă:

$$P_{DT\_max} = P_{DT\_adm}, \quad (II.154)$$

rezistența de sarcină, conform (II.153), trebuie să îndeplinească condiția:

$$R_L \geq \frac{1}{2} \frac{V_{CC}^2}{P_{DT\_adm}}, \quad (II.155)$$

unde  $P_{DT\_adm}$  reprezintă puterea disipată admisibilă totală, adică suma puterilor disipate admisibile pentru ambele tranzistoare. Se observă că condiția (II.155) este mult mai restrictivă decât condiția (II.152).

### II.4.2.3. Etaje clasă B cu tranzistoare compuse

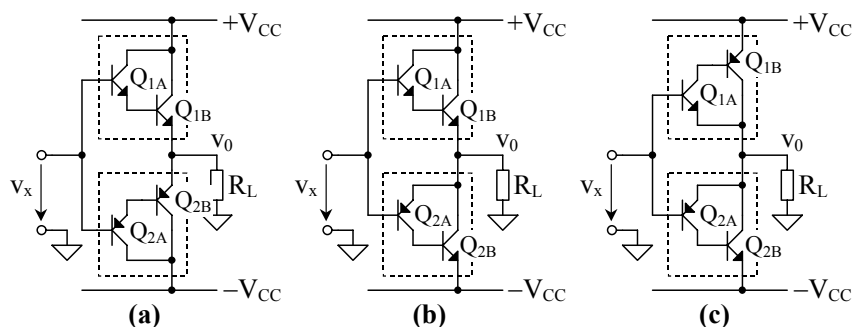
Etajele de ieșire în contratimp clasă B cu tranzistoare complementare, conform schemei de principiu din Fig.II.36, prezintă avantajul că același semnal aplicat simultan pe baza celor două tranzistoare, realizează comanda lor în contratimp.

Comanda unui etaj final în contratimp clasă B se poate realiza simplu cu ajutorul unui etaj prefinal în clasă A. Dacă însă etajul final este de putere peste nivelul mediu ( $> 1W$ ), atunci etajul prefinal poate ajunge la o disipație ridicată. Acest aspect constituie un dezavantaj al etajelor în contratimp clasă B, care poate fi eliminat prin utilizarea tranzistoarelor compuse, conform Fig.II.38.

În Fig.II.38.a este reprezentat un etaj realizat cu două tranzistoare de același tip, în configurație Darlington. Se observă că în circuitul de intrare apar



înseriate două joncțiuni bază-emitor, motiv pentru care panta tranzistorului echivalent,  $\Delta I_C/\Delta u_{BE}$ , se reduce, deci se reduce și amplificarea etajului.



**Fig.II.38. Etaje de ieșire în contratimp clasă B cu tranzistoare compuse:**  
**(a) – configurație Darlington; (b) – simetrie quasi complementară;**  
**(c) – simetrie complementară.**

Alte configurații posibile de etaje finale cu tranzistoare compuse sunt cele cu simetrie quasi complementară și complementară. Simetria quasi complementară (Fig.II.38.b) se referă la faptul că numai unul din cele două tranzistoare compuse este realizat cu tranzistoare complementare, celălalt fiind realizat cu tranzistoare de același tip. Ca urmare simetria quasi complementară mai prezintă o variantă în care tranzistorul compus echivalent npn este realizat ca în Fig.II.38.c, iar cel pnp ca în Fig.II.38.a. Simetria quasi complementară este o quasi simetrie și pentru că etajul final prezintă impedanță de intrare nesimetrică (pe o alternanță intervine numai o tensiune bază-emitor, iar pe cealaltă alternanță intervin două tensiuni bază-emitor). Acest dezavantaj este eliminat de către configurația cu simetrie complementară din Fig.II.38.c.

## II.4.3. ETAJE DE IEȘIRE ÎN CONTRATIMP CLASĂ A-B

### II.4.3.1. Caracteristica de transfer

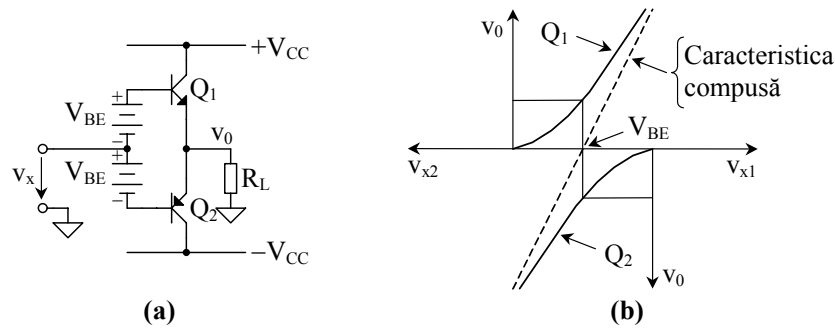
După cum s-a menționat la pct.II.4.2, etajele de ieșire clasă B se remarcă prin randament ridicat și consum redus de curent de la sursele de alimentare, dar prezintă în schimb o *zonă moartă* cu lățimea de  $2V_{BE} \cong 1,2 \text{ V}$ , centrată pe valoarea zero a semnalului de intrare, în care ambele tranzistoare sunt blocate.

Deci pentru semnal de intrare cu amplitudinea mai mică de  $\pm 0,6$  V, tensiunea de ieșire va avea valoarea zero conform caracteristicii de transfer din Fig.II.37.

Efectul acestei zone moarte pe care o prezintă etajul final clasă B îl reprezintă apariția de distorsiuni de neliniaritate, numite *distorsiuni de trecere*.

Etajul final fiind inclus într-o buclă globală de reacție, *zona moartă* și distorsiunile de trecere vor fi reduse proporțional cu amplificarea pe bucla de reacție. Deoarece amplificarea scade cu frecvența, rezultă că etajele finale clasă B pot da rezultate satisfăcătoare doar în aplicațiile de joasă frecvență.

Pentru a se obține aceleași rezultate acceptabile și în aplicațiile de medie sau înaltă frecvență, se impune liniarizarea caracteristicii de transfer a etajului final. În acest sens, soluția constă în prepolarizarea joncțiunilor bază-emitor a tranzistoarelor finale, astfel încât acestea să fie în faza incipientă a conducerii, în lipsa semnalului de intrare, adică să lucreze în clasă A-B, conform Fig.II.39.



**Fig.II.39. Etaje de ieșire în contratimp clasă A-B:**

**(a) – schema de principiu; (b) – caracteristica de transfer compusă.**

Sarcina prepolarizării etajului final clasă A-B revine etajului prefinal, care funcționează de regulă în clasă A. Circuitul suplimentar de prepolarizare trebuie să îndeplinească niște condiții destul de critice, cum ar fi:

- să asigure un factor de utilizare al tensiunii de alimentare cât mai apropiat de unitate, astfel încât să nu fie afectat randamentul din această cauză;
- să asigure un curent de prepolarizare care să reprezinte un compromis optim între lățimea zonei moarte reziduale și puterea disipată în repaus;
- să permită un control riguros al curentului de repaus (de prepolarizare);
- să fie stabil cu temperatura, pentru a se evita ambalarea termică a etajului;
- să fie compatibil ca implementare cu tehnologia circuitelor integrate.

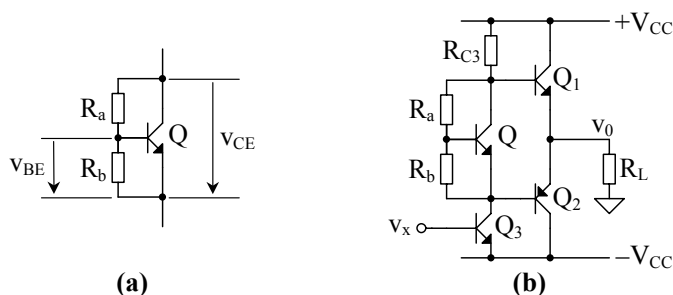
### II.4.3.2. Prepolarizarea etajului final

În principiu, există mai multe soluții de prepolarizare a etajului final, utilizând rezistoare, termistoare pentru compensare termică, diode, tranzistoare etc., dintre care cea mai performantă este cea bazată pe *diodă multiplicativă*.

Schema de comandă a unui etaj final în clasă A-B, prepolarizat cu diodă multiplicativă este reprezentată în Fig.II.40. Dacă în Fig.II.40.a se neglijează curentul de bază al tranzistorului, expresia tensiunii colector-emitor are forma:

$$\frac{v_{BE}}{R_b} = \frac{v_{CE}}{R_a + R_b} \Rightarrow v_{CE} = v_{BE} \left(1 + R_a/R_b\right). \quad (\text{II.156})$$

Prin urmare, căderea de tensiune pe circuitul în discuție reprezintă o tensiune bază-emitor multiplicată cu un factor a cărei valoare poate fi stabilită prin raportul a două rezistențe. Dacă schema este dimensionată adecvat și tranzistoarele sunt cuplate termic, dioda multiplicativă asigură prepolarizarea tranzistoarelor finale cu o tensiune proporțională cu tensiunea lor bază-emitor. În Fig.II.40.b, dioda multiplicativă este conectată între bazele tranzistoarelor finale, etajul prefinal fiind constituit din tranzistorul  $Q_3$  și sarcina rezistivă  $R_{C3}$ .



**Fig.II.40. Etaj de ieșire clasă A-B prepolarizat cu diodă multiplicativă:**  
**(a) – diodă multiplicativă; (b) – etaj final clasă A-B cu diodă multiplicativă.**

### II.4.3.3. Protecția la scurtcircuit

O altă problemă importantă, specifică etajelor de ieșire, o constituie protecția la scurtcircuit, astfel încât să se evite distrugerea tranzistoarelor finale în caz de suprasarcină sau de scurtcircuit la ieșire. Există mai multe soluții de limitare a curentului de ieșire, diferind între ele prin precizia limitării și prin complexitatea schemei. Precizia limitării se referă la capabilitatea circuitului de protecție de a controla puterea disipată fără a perturba buna funcționare a

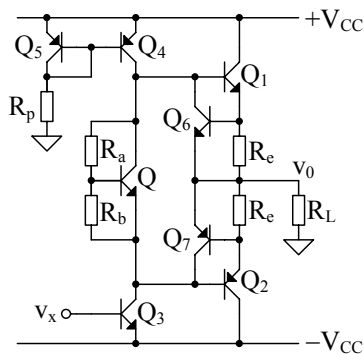
circuitului integrat în apropierea valorii limită a curentului de ieșire.

Schemele concrete de circuite de protecție încep de la cele mai simple, constând în utilizarea unor rezistențe de protecție plasate în colectoarele tranzistoarelor finale și continuă până la scheme complexe bazate pe utilizarea unor componente de circuit neliniare, diode sau tranzistoare.

Spre exemplificare, în Fig.II.41 se prezintă un circuit de protecție cu tranzistoare, care reprezintă în acest sens soluția tipică, utilizată pe scară largă. Protecția este asigurată de tranzistoarele  $Q_6, Q_7$  și rezistențele  $R_e$  cu rol de senzori de curent. Când căderea de tensiune pe rezistențele  $R_e$  atinge valoarea  $V_{BEon}$ , tranzistoarele  $Q_6, Q_7$  se deschid și taie curentul de bază al tranzistoarelor finale  $Q_1, Q_2$ . Prin urmare, curentul de ieșire nu poate depăși valoarea:

$$I_{0\_SC} = \frac{V_{BE}}{R_e}. \quad (II.157)$$

În Fig.II.41, etajul prefinal este prevăzut cu sarcină activă, care asigură performanțe maxime privind amplificarea și utilizarea tensiunii de alimentare.



**Fig.II.41. Etaj de ieșire clasă A-B prevăzut cu protecție la scurtcircuit.**

**Observație:**

Etajele de ieșire analizate mai sus fiind etaje în contratimp, cu tranzistoare complementare, necesită pentru comandă un singur semnal de intrare.

În structura circuitelor integrate, în special a celor de putere, cum ar fi amplificatoarele audio cu putere de peste 10 W, se pot utiliza și etaje de ieșire cu tranzistoare de același tip, de regulă npn, situație în care pentru comanda tranzistoarelor finale sunt necesare două semnale identice, dar în antifază.