

**PROIECTAREA CU DISPOSITIVE PROGRAMABILE**
**1. Date despre unitatea de curs/modul**

<b>Facultatea</b>	Calculatoare, Informatică și Microelectronică				
<b>Catedra/departamentul</b>	Calculatoare				
<b>Ciclul de studii</b>	Studii superioare de licență, ciclul I				
<b>Programul de studiu</b>	612.1 Calculatoare și rețele				
<b>Anul de studiu</b>	<b>Semestrul</b>	<b>Tip de evaluare</b>	<b>Categoria formativă</b>	<b>Categoria de opționalitate</b>	<b>Credite ECTS</b>
II (învățământ cu frecvență); III (învățământ cu frecvență redusă)	4; 6	E	S – unitate de curs de specialitate	O - unitate de curs obligatorie	4

**2. Timpul total estimat**

Total ore în planul de învățământ	Din care				
	Ore auditoriale		Lucrul individual		
	Curs	Laborator	Proiect de an	Studiul materialului teoretic	Pregătire aplicații
120	30	30	-	30	30

**3. Precondiții de acces la unitatea de curs/modul**

Conform planului de învățământ	Matematica superioară", "Programarea calculatoarelor", "Structuri de date și algoritmi", "Matematici speciale", "Analiza și sinteza dispozitivelor numerice", "Arhitectura calculatoarelor", "Proiectarea circuitelor numerice"
Conform competențelor	Descrierea, analiza și sinteza structurală și funcțională a circuitelor logice, Aplicarea unor paradigme teoretice în scopul elaborării modelelor comportamentale și algoritmilor de funcționare pentru diferite componente ale sistemelor de calcul.

**4. Condiții de desfășurare a procesului educațional pentru**

Curs	Pentru prezentarea materialului teoretic în sala de curs este nevoie de tablă, proiector și calculator. Nu vor fi tolerate întârzierile studenților, precum și convorbirile telefonice în timpul cursului.
Laborator/seminar	Studenții vor perfectă rapoarte conform condițiilor impuse de indicațiile metodice. Termenul de predare a lucrării de laborator – 2 săptămâni după finalizarea acesteia. Pentru predarea cu întârziere a lucrării aceasta se depunțează cu 1pct./săptămână de întârziere.

### 5. Competențe specifice acumulate

Competențe profesionale	<p><b>CPL 1. Proiectarea aplicațiilor</b>  K1 Tehnici de modelare a cerințelor și tehnici de analiză a nevoilor.  K2 Metodele de dezvoltare a software-ului și argumentarea acestora (de exemplu, prototipuri, metode agile, retroinginerie etc.).  K3 Metricile care se referă la dezvoltarea aplicațiilor.  K4 Principiile de proiectare a interfeței pentru utilizator.  K5 Limbajele pentru formalizarea specificațiilor funcționale.  K6 Aplicațiile existente și arhitectura lor aferentă.  K7 Sisteme de gestionare a bazelor de date (DBMS), depozite de date, informații de business etc.  K8 Tehnologiile mobile.</p> <p><b>CPL 2. Proiectarea și dezvoltarea aplicațiilor</b>  K1 Programe/module software adecvate.  K2 Componente hardware, instrumente și arhitecturi hardware.  K3 Proiectarea funcțională și tehnică.  K4 Tehnologiile de ultimă oră.  K5 Limbaje de programare.  K6 Baze de date (DBMS).  K7 Sisteme de operare și platforme software.  K8 Mediul de dezvoltare integrat (IDE - integrated development environment).  K9 Dezvoltarea rapidă a aplicațiilor.  K10 Problemele legate de drepturile de proprietate intelectuală (IPR).  K11 Tehnologia de modelare tehnică și limbaje.  K12 Limbajele de definire a interfeței (IDL).  K13 Probleme de securitate.</p> <p><b>CPL 5. Implementarea soluțiilor</b>  K1 Tehnici de analiză a performanței.  K2 Tehnicile legate de gestionarea problemelor (funcționare, performanță, compatibilitate).  K3 Software-ul de ambalare/packaging și metode și tehnici de distribuție/desfășurare.  K4 Impactul implementării/ desfășurării asupra arhitecturii existente.  K5 Tehnologiile și standardele care se utilizează în timpul implementării/ /desfășurării.</p>
Competențe transversale	CTL1. Autonomie și responsabilitate CTL2. Interacțiune socială CTL3. Dezvoltare personală și profesională

### 6. Obiectivele unității de curs/modulului

Obiectivul general	Însușirea de către studenți a principiilor de proiectare și verificare a circuitelor digitale folosind limbaje de descriere hardware precum și a tehnicilor de implementare și optimizare în structuri logice programabile actuale: CPLD și FPGA.
Obiectivele specifice	<ul style="list-style-type: none"> <li>- Să cunoască și înțeleagă particularitățile circuitelor programabile și a procesului de proiectare cu circuite CPLD și FPGA;</li> <li>- Să utilizeze metode noi de descriere a circuitelor digitale;</li> <li>- Să utilizeze limbajele de descriere hardware VHDL și AHDL pentru descrierea la nivel algoritmic și RTL a diverselor categorii de circuite și sisteme digitale în vederea sintezei și implementării acestora în circuite programabile;</li> <li>- Să utilizeze mediile dedicate de asistare a proiectării circuitelor digitale;</li> </ul>

	<ul style="list-style-type: none"> <li>- Să aplice tehnicile de simulare și verificare funcțională a sistemelor digitale cu ajutorul limbajelor de descriere hardware.</li> <li>- Să efectueze proiectarea, modelarea și simularea unor circuite combinaționale și secvențiale folosind diverse medii software;</li> </ul>
--	--

### 7. Conținutul unității de curs/modulului

Tematica activităților didactice	Numărul de ore	
	învățământ cu frecvență	învățământ cu frecvență redusă
<b>Tematica prelegerilor</b>		
T1. Noțiuni generale despre circuitele logice programabile. Domenii de utilizare.	2	1
T2. Dispozitive logice programabile simple. Circuite de tip ROM, PLA și PAL.	2	1
T3. Dispozitive logice programabile de capacitate mare. Circuite de tip CPLD și FPGA .	2	1
T4. Modalități de proiectare cu circuite PLD. Etapele de proiectare. Principalele metode pentru descrierea sistemelor digitale.	2	1
T5. Limbajul VHDL. Etapele de proiectare în VHDL.	4	1
T6. Elemente lexicale ale limbajului VHDL. Identificatori. Cuvinte rezervate. Reprezentări numerice. Caractere. Șiruri de biți. Obiecte de tip date: semnale, variabile și constante. Tipuri de date. Operatori.	6	1
T7. Sinteza și implementarea circuitelor logice combinaționale.	6	2
T8. Sinteza logică și implementarea circuitelor secvențiale.	4	2
T9. Sinteza logică și implementarea automatelor cu stări finite. Sinteza și implementarea automatelor cu stări finite de tip Mealy și Moore.	2	2
<b>Total prelegeri:</b>	<b>30</b>	<b>12</b>

Tematica activităților didactice	Numărul de ore	
	învățământ cu frecvență	învățământ cu frecvență redusă
<b>Tematica lucrărilor de laborator/seminarelor</b>		
LL1. Elaborarea unui proiect schematic în mediul de proiectare Quartus II.	4	2
LL2. Sinteza și implementarea circuitelor logice combinaționale.	8	3
LL3. Sinteza și implementarea circuitelor logice secvențiale.	8	3
LL4. Sinteza logică și implementarea automatelor cu stări finite.	10	4
<b>Total lucrări de laborator/seminare:</b>	<b>30</b>	<b>12</b>

### 8. Referințe bibliografice

Principale	<ol style="list-style-type: none"> <li>1. D. Nicula, Gh. Toacse, – <b>Electronica Digitala</b> (vol. II), Ed. Tehnica, 2005</li> <li>2. Haba Cristian-Gyozo – "<b>Proiectarea avansată cu circuite integrate programabile și limbaje de descriere a componentelor hardware</b>"- Politehnum, Iași, 2008</li> <li>3. Haba Cristian-Gyozo – "<b>Elemente de proiectare cu circuite numerice programabile</b>"- Politehnum, Iași, 2005</li> <li>4. Douglas L. Perry – "<b>VHDL: Programming by example</b>" – McGraw Hill, 2002</li> <li>5. Bryan Mealy- "<b>Free Range VHDL</b>", 2012</li> <li>6. M. Cîrstea, A. Dinu, D. Nicula - "<b>A Practical Guide to VHDL Design</b>" - Editura Tehnică, București, 2000, în limba engleză. ISBN 973-31-1539-8</li> </ol>
------------	---

	<ol style="list-style-type: none"> <li>7. D. Nicula - <b>Proiectarea sistemelor digitale implementate cu dispozitive programabile</b>, Ed.Tehnica, 2000</li> <li>8. J. F. Wakerly - <b>Circuite digitale, principiile si practicile folosite in proiectare</b>, Ed. Teora, 2002</li> <li>9. J. Bhasket, "<b>A VHDL Primer</b>", Prentice Hall, 1995</li> </ol>
Suplimentare	<ol style="list-style-type: none"> <li>1. Peter J. Ashenden – <b>The Student’s Guide to VHDL</b>. 1998</li> <li>2. K. Skahill - <b>VHDL for Programmable Logic</b>, Addison Wesley, 1996</li> <li>3. D.L. Perry, "<b>VHDL</b>", McGraw-Hill, 1994</li> <li>4. P. Ashenden, "<b>The VHDL Cookbook</b>", 1990</li> <li>5. P. Eles, K. Kuchcinski, Z. Peng, "<b>System Synthesis with VHDL</b>", Kluwer Academic, 1997</li> </ol>

## 9. Evaluare

Forma de învățământ	Periodică		Curentă	Lucrul individual	Examen final
	Atestarea 1	Atestarea 2			
Cu frecvență	15%	15%	15%	15%	40%
Cu frecvență redusă	25%			25%	50%
Standard minim de performanță					
Prezența și activitatea la prelegeri și lucrări de laborator Obținerea notei minime de „5” la fiecare dintre evaluări și lucrări de laborator					