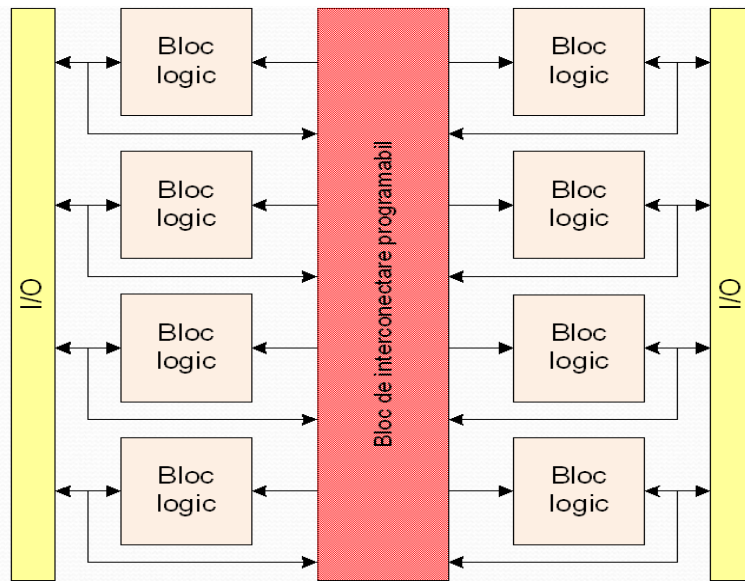


Dispozitive logice programabile complexe (CPLD)

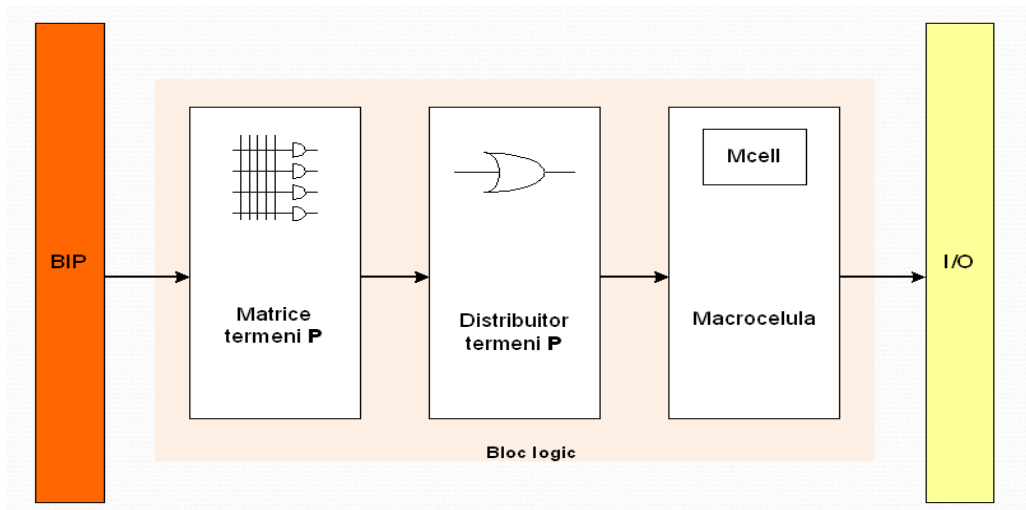
Un CPLD este un ansamblu de PLD separate, realizate pe același cip și însoțite de o structură de interconectare programabilă.

Circuitele CPLD sunt circuite VLSI ale căror părți componente sunt:

- PLD (PAL, GAL), care formează blocurile logice (funcționale);
- Bloc de interconectare programabil;
- Blocuri de intrare/ieșire



Structura blocului logic diferă la diverși fabricanți, dar în general include matricea termenilor produs (ȘI), distribuitorul de termeni produs (SAU) și macrocelule.



Matricea SAU (distribuitor de termeni produs) nu este complet fixă și permite de a utiliza aceiași termeni pentru diferite funcții.

Macrocelula reprezintă un bistabil care poate fi programat să lucreze în regim D sau T, multiplexoare pentru alegerea modului de lucru (combi-național sau secvențial), elemente XOR pentru a obține funcția în forma directă sau inversă.

Funcțiile logice simple pot fi implementate în cadrul unui singur bloc. Funcțiile mai complexe pot necesita mai multe blocuri, care vor fi interconectate prin matricea de rutare.

Circuitele din seria XC9500 de la Xilinx reprezintă o familie de CPLD cu arhitectură similară. Un bloc funcțional a acestor circuite conține până la 36 intrări și 18 ieșiri, 18 macrocelule cu câte un bistabil. Funcția logică poate conține până la 90 termeni produs.

Circuitele CPLD folosesc tehnologia EECMOS (Electrically Erasable Complementary metal-oxide-semiconductor) și UVEPROM. Programarea se face prin încărcarea unui cod binar (bitstream) în circuit prin cablul JTAG.

Avantajele CPLD

1. Preț de cost redus; Dimensiuni mici; Consum de energie redus; Fiabilitate înaltă a schemelor; Viteză de lucru mare; Ciclul de viață a proiectelor redus;
2. Sunt reprogramabile;
3. Nonvolatile (conținutul nu se pierde odată cu deconectarea de la sursă);
4. Securitate mare a informației (Biții de securitate nu pot fi resetați decât prin ștergerea circuitului ceea ce duce implicit la pierderea proiectului.)
5. Timpul de reținere a schemei este previzibil, deoarece matricea de interconexiune are o mărime fixă.

Producători de circuite CPLD

Firma **Xilinx**: familia de circuite XC9500, CoolRunner II.

Firma **Vantis** (firmă subsidiară a firmei **AMD**): familia de circuite **PAL**, **MACH** (Macro Array CMOS High).

Firma **Altera**, familia de circuite **MAX** (Multiple Array Matrix): **MAX 5000**, **MAX 7000**, **MAX 9000**. O altă familie de circuite logice programabile care îmbină caracteristicile circuitelor FPGA (număr mare de regiștri) cu cele ale circuitelor EPLD (viteză mare și întârzieri previzibile) este familia **FLEX** (Flexible Logic Element Matrix) cu membrii **FLEX 6000**, **FLEX 8000** și **FLEX 10k**.

Cypress Semiconductor cu familiile de circuite CY7C34x, FLASH 370i;

Lattice Semiconductor cu familiile ispLSIxxxx și GAL (ex. GAL 16V8, GAL 20V10 etc.);

Structura macrocelulei

Circuite FPGA

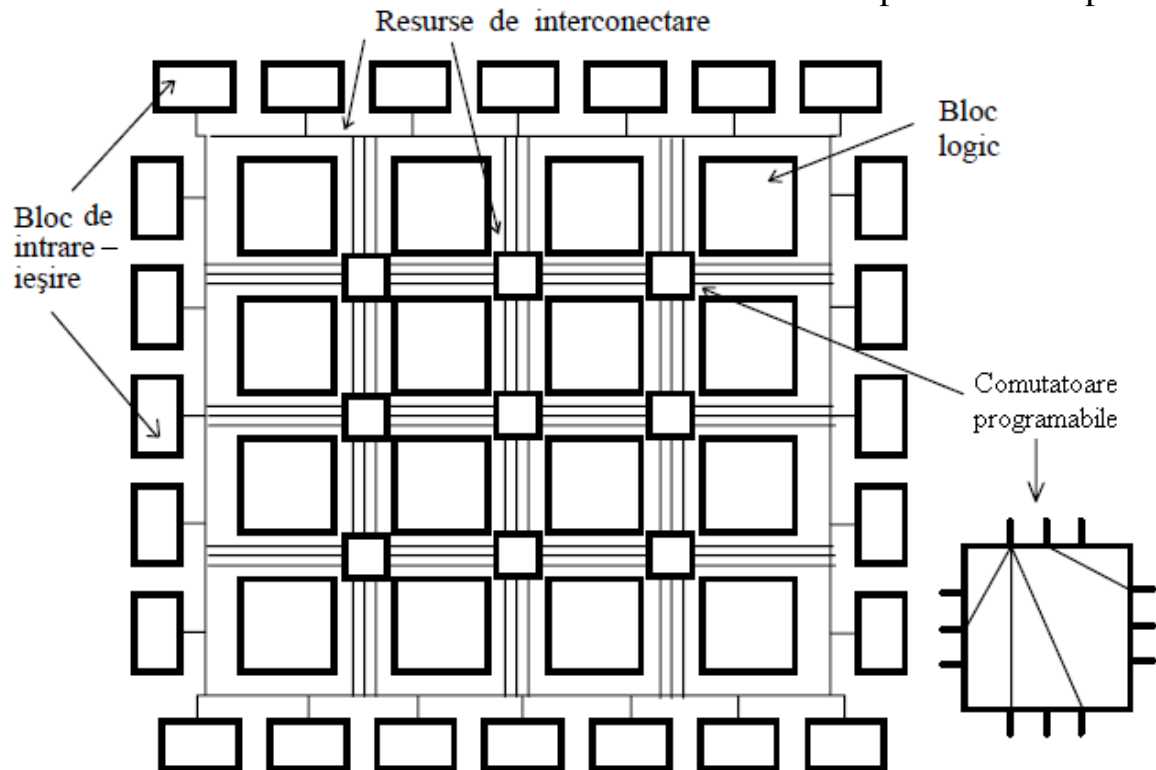
FPGA sunt circuite VLSI cu următoarele componente principale:

- Blocuri logice configurabile CLB (Configurable Logic Blocks), amplasate în formă de matrice bidimensională;
- matrice de comutatoare programabile, amplasate în jurul fiecărui CLB;
- blocuri de intrare/ieșire.

Toate componentele FPGA sunt programabile (reconfigurabile) de către utilizator.

Canalele și blocurile de comutare dintre blocuri conțin resurse de interconectare. Aceste resurse conțin de obicei segmente de interconectare de diferite lungimi. Interconexiunile conțin comutatoare programabile cu rolul de a conecta blocurile logice la segmentele de interconectare, sau un segment de interconectare la altul. În plus, există celule de I/E la periferia rețelei, care pot fi programate ca intrări sau ieșiri.

În circuitele FPGA întârzierea asociată unui semnal nu poate fi anticipată.



În prezent sunt utilizate trei tehnologii de programare a circuitelor FPGA:

- **Antifuzibile.** (Un antifuzibil este un dispozitiv cu două terminale care în mod normal se află în starea de înaltă impedanță, iar atunci când este expus la o tensiune ridicată, trece în starea cu rezistență redusă (300-500 Ω)). **Avantaje:** nevolatile, consum mic de putere. **Dezavantaje:** pot fi programate o singură dată.

Din categoria circuitelor FPGA cu antifuzibile fac parte circuitele firmelor Actel, Quicklogic, Cypress.

- **SRAM.** Programarea acestor circuite se realizează prin celule de memorie statică. Din această categorie de circuite FPGA fac parte cele ale firmelor Xilinx, Altera, AT&T. **Avantaje:** sunt reprogramabile, procesul de fabricare este standard. **Dezavantaje:** Sunt volatile, consum mai mare de putere, densitatea de integrare este mai mică, au o securitate redusă a informației, deoarece codul de configurare se păstrează pe o memorie ROM externă.

Totuși avantajele tehnologiei SRAM sunt mai importante decât neajunsurile și ele, de fapt, domină piața.

Din această categorie de circuite FPGA fac parte cele ale firmelor Xilinx, Altera, AT&T.

- **EPROM, EEPROM/FLASH** Tehnologia EEPROM/FLASH combină avantajele tehnologiilor precedente: Sunt nevolatile, reprogramabile, folosesc un proces de fabricație standard, consum redus de putere, securitatea sporită a informației.

Din această categorie de circuite FPGA fac parte cele ale firmelor, Altera, Actel, Lattice.

Blocuri logice configurabile

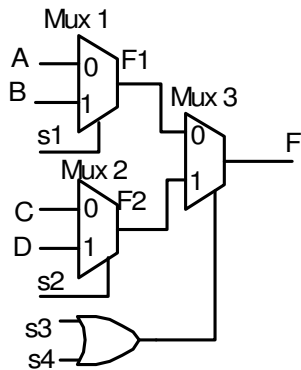
CLB furnizează resursele logice necesare implementării elementelor combinaționale și secvențiale, blocurilor de calcul aritmetic, blocurilor de memorie de capacitate redusă ale unui sistem digital.

Părțile componente ale unui CLB sunt generatoarele de funcții logice, bistabile, de obicei de tip D și multiplexoare pentru selectarea funcției dorite la ieșire.

Generatoarele de funcții logice pot fi de 2 tipuri:

1. În bază de multiplexor (ex.: Actel, QuickLogic). Tehnologia – antifuzibil.
2. În bază de blocuri LUT – look-up table (ex.: **Xilinx** - familiile XC4000, Spartan, Virtex; **Altera** - familiile Flex, Cyclone, Arria, Stratix; **Atmel** – AT6000, AT40K). Tehnologia: memorie SRAM

CLB realizate pe bază de multiplexoare



Intrările multiplexoarelor Mux 1 și Mux 2 sunt conectate la semnale cu valori constante A,B și C, D. Se pot implementa diferite funcții logice ale căror variabile sunt intrările de selecție s1, s2, s3 și s4.

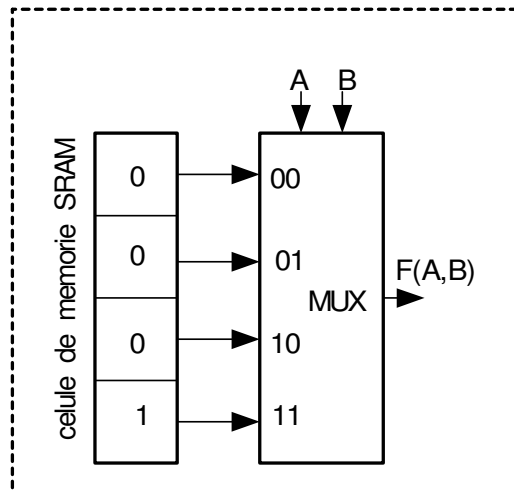
$$F = \overline{(s_3 + s_4)}gF_1 + (s_3 + s_4)gF_2$$

$$F_1 = \bar{s}_1A + s_1B$$

$$F_2 = \bar{s}_2C + s_2D$$

Celule logice realizate pe bază de blocuri LUT

celula LUT



Exemplu de celulă LUT de 2 biți

Numărul celulelor de memorie este

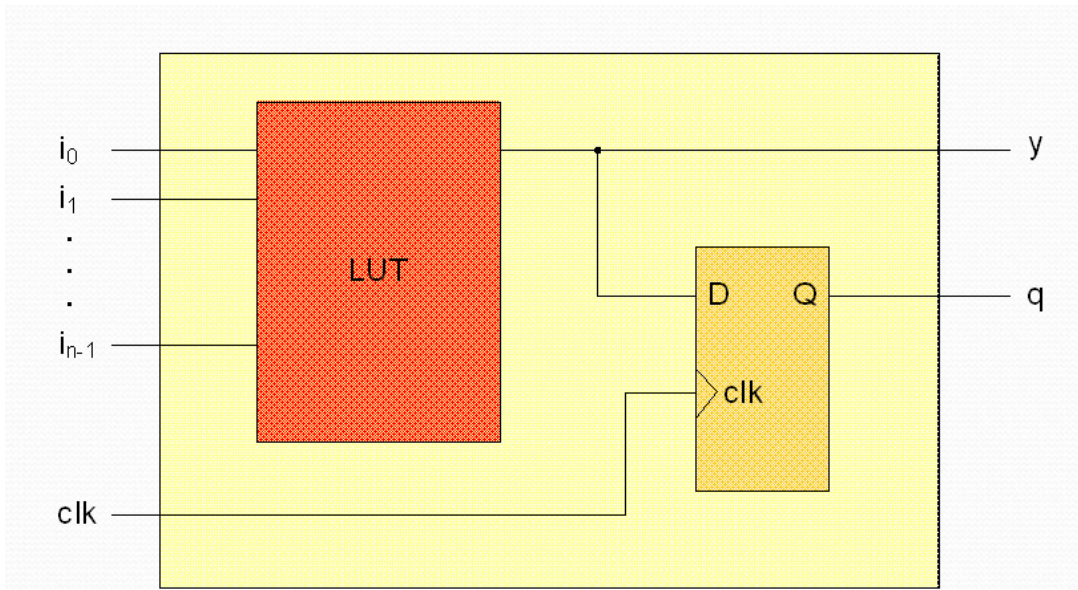
$$2^N$$

N – numărul de variabile ale funcției (2)

A	B	F(A,B)
0	0	0
0	1	0
1	0	0
1	1	1

Programarea acestor circuite se realizează prin celule de memorie statică. Logica este implementată cu ajutorul unor tabele (*lookup table*) realizate din celulele de memorie, intrările funcțiilor controlând liniile de adresă. Fiecare tabelă de $2n$ celule de memorie implementează orice funcție cu n intrări. Una sau mai multe tabele, combinate cu bistabile, formează un bloc logic configurabil.

Structura simplificată a unui CLB:



Se poate observa că ieșirea tabelului asociative poate fi transmisă direct la ieșire sau stocată, în prealabil, într-un bistabil.

Utilizarea circuitelor FPGA:

1. În calitate de circuite integrate, pentru accelerarea algoritmilor, în medii de calcul reconfigurabil;
2. În cadrul procesorului gazdă ca unitate funcțională pentru implementarea de instrucțiuni specializate;
3. Pe magistrala procesor-memorie cache, în calitate de coprocessor;
4. Pe magistrala memorie-subsistem de I/E, având rol de procesor atașat;
5. Accesat prin interfața de I/E sau prin rețea, în calitate de unitate independentă de prelucrare.

Deosebiri între CPLD și FPGA

1. Circuitele FPGA au o granularitate fină, ceea ce înseamnă că ele conțin o mulțime (până la 100 000) de blocuri mici cu bistabile. Circuitele CPLD au o granularitate grosieră, deoarece conțin un număr relativ mic (~ 100) de blocuri logice mari cu bistabile.
2. Majoritatea circuitelor FPGA sunt bazate pe memorii SRAM. Ele necesită o configurare de la o memorie ROM externă la fiecare racordare la rețea.
3. Circuitele FPGA au resurse speciale de rutare pentru a implementa eficient funcții aritmetice (numărăritoare, sumatoare, comparatoare), pe când circuitele CPLD nu le au.
4. În circuitele CPLD întârzierile pot fi calculate chiar în faza de proiectare, deoarece aceste circuite au o rețea de interconexiune fixă. În contrast cu

CPLD-urile, FPGA-urile au o structură de interconexiuni formată din segmente de diferite lungimi. Numărul de segmente necesare pentru a conecta două celule logice nu este nici fix și nici predictibil, deci întârzierile nu se pot cunoaște decât după ce se face asignarea și plasarea celulelor (după implementare).

Sisteme pe circuite integrate programabile - SOPC (System on programmable Chip)

Industria dispozitivelor FPGA este, în prezent, cea mai profitabilă dintre ramurile industriei electronice (conform unui studiu publicat de Forbes). Este, de asemenea, cea mai inovativă din punct de vedere tehnologic, actualmente cele mai noi procese de producție a semiconductorilor fiind testate pe dispozitive FPGA.

Odată cu creșterea nivelului de integrare a circuitelor au apărut arhitecturi care combină avantajele CPLD și FPGA. Un exemplu este familia de circuite FLEX (Flexible Logic Element matriX), firma ALTERA. Aceste circuite, pe lângă blocurile logice, blocurile de intrare/ieșire și rețeaua de interconectare programabilă, conțin și blocuri SRAM încorporate (EAB –Embedded Array Block) de dimensiune variabilă. Aceste arhitecturi sunt utilizate și în circuitele integrate de tipul „sistem pe chip” – SOPC (system on programmable chip).

Părțile componente ale SOPC:

- Blocuri logice configurabile;
- matrice de interconectare;
- blocuri de intrare/ieșire;
- blocuri de memorie RAM încorporate;
- blocuri dedicate procesării digitale de semnal (DSP - *Digital Signal Processing*), bazate pe multiplicatoare *hardware* și acumulatori;
- nuclee IP (Intellectual Property cores), care pot fi de 2 tipuri:
 - procesoare hard (microprocesoare sau microcontrolere în care sunt realizate anumite funcții și unități programabile);
 - procesoare soft cu structură uniformă și posibilitate de reconfigurare a tuturor unităților din system.