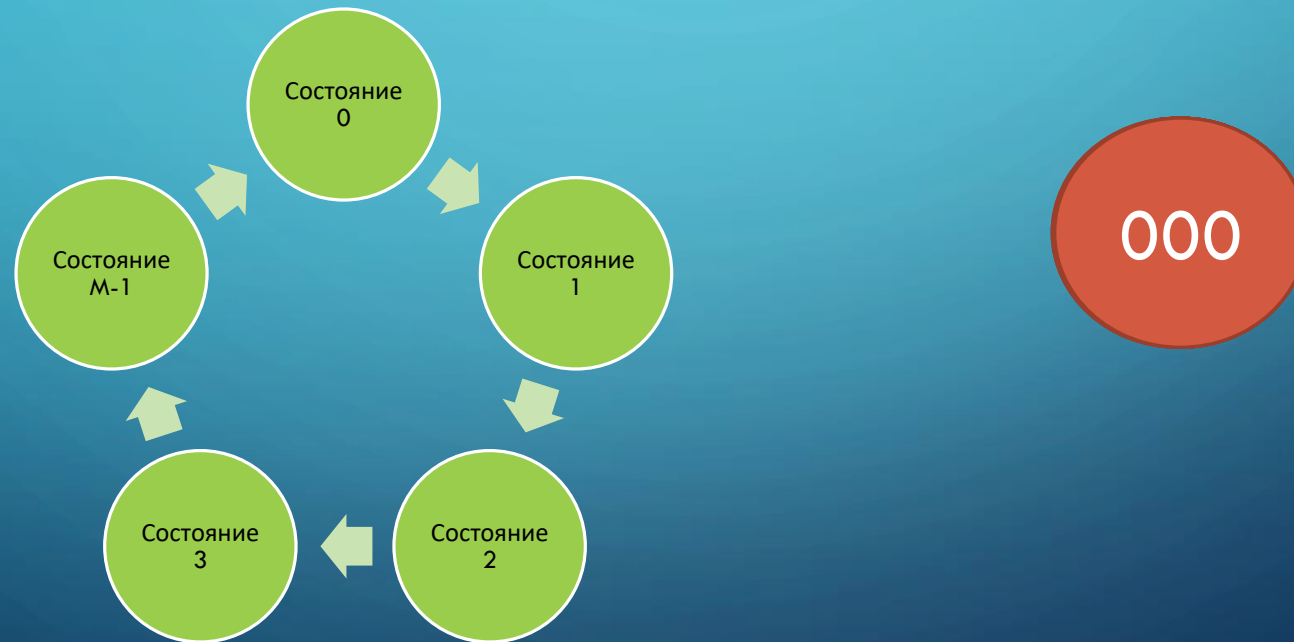


The background is a blue gradient with decorative white circuit-like lines in the corners. The lines consist of straight segments and small circles, resembling a printed circuit board or a network diagram. They are located in the top-left, top-right, bottom-left, and bottom-right corners.

ТЕМА 7.3 СЧЕТЧИКИ

- Счетчики это ПЛС предназначенные для регистрации количества импульсов, поступающих на вход синхронизации счетчика, а также для деления частоты. Схема счетчика имеет **M** состояний. Переход между соседними состояниями происходит в результате прихода импульса на вход синхронизации счетчика. После поступления **M** импульсов счетчик возвращается в исходное состояние.



Соотношение между модулем M и количеством триггеров n в счетчике, следующее: $n = \lceil \log_2 M \rceil$.

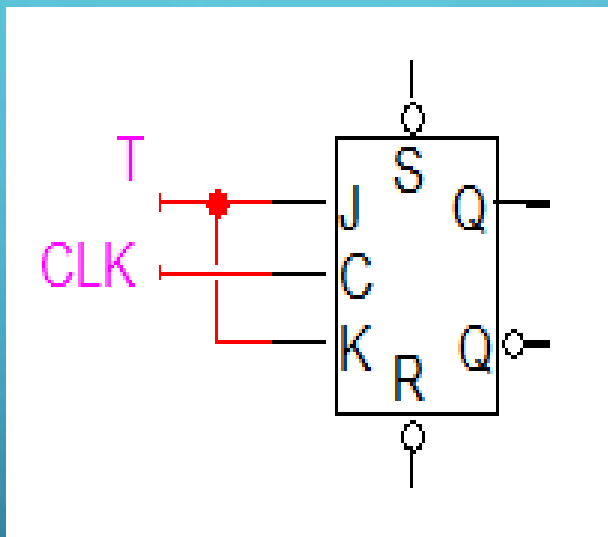
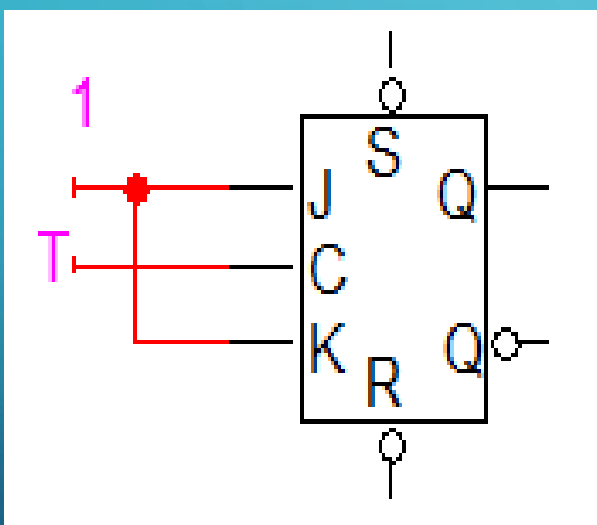
Если модуль счетчика представляет собой степень двойки, этот счетчик называется **двоичным**.

Двоичный счетчик с n триггерами будет иметь 2^n состояний.

Если модуль счетчика не является степенью двойки, этот счетчик называется **счетчиком произвольного модуля**.

Основными компонентами счетчиков являются триггеры и КЛС для управления триггерами.

В счетчиках обычно используются Т-триггеры или другие триггеры, работающие в режиме Т триггеров.



КЛАССИФИКАЦИЯ

В зависимости от порядка счета счетчики делятся на:

- **прямой** счетчик
- **обратный** счетчик
- **реверсивный** счетчик

В зависимости от того, как входящие в их состав триггеры меняют свое состояние, счетчики подразделяются на:

- **синхронные** (триггеры меняют свое состояние одновременно);
- **асинхронный** (состояние триггеров меняется последовательно).

АСИНХРОННЫЙ ДВОИЧНЫЙ СЧЕТЧИК

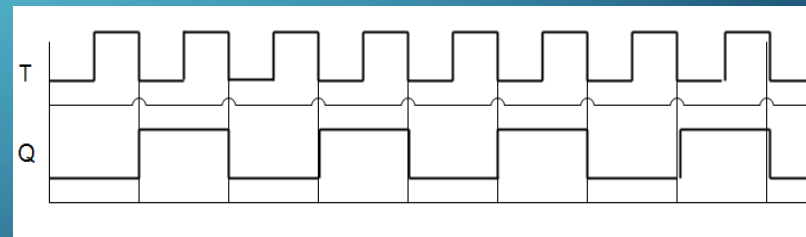
Рассмотрим счетчик с 3-мя триггерами с $2^3=8$ состояниями.

Таблица состояний счетчика по модулю 8

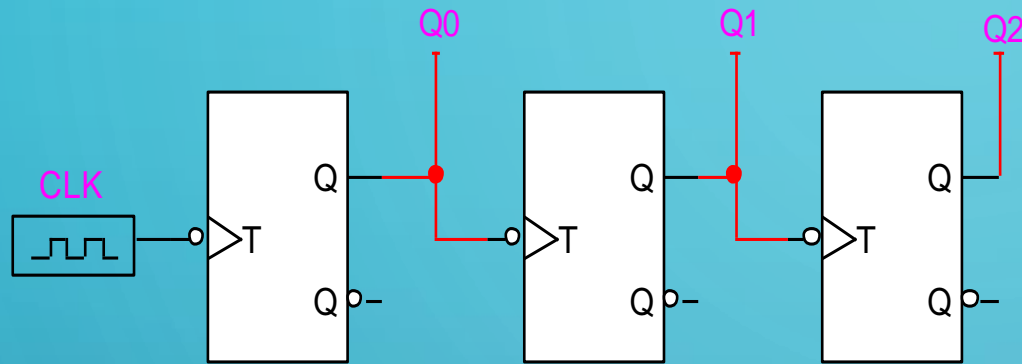
Nr. de impul-suri	Numărare directă			Numărare inversă		
	Rang			Rang		
	2	1	0	2	1	0
0	0	0	0	1	1	1
1	0	0	1	1	1	0
2	0	1	0	1	0	1
3	0	1	1	1	0	0
4	1	0	0	0	1	1
5	1	0	1	0	1	0
6	1	1	0	0	0	1
7	1	1	1	0	0	0
8	0	0	0	1	1	1

Можно заметить, что счетчик по модулю $M=2^n$ можно построить путем последовательного соединения n триггеров типа Т. При таком последовательном соединении каждый Т триггер в момент перехода в исходное (нулевое) состояние должен вырабатывать синхросигнал, управляющий входом синхронизации Т триггера в соседнем старшем разряде.

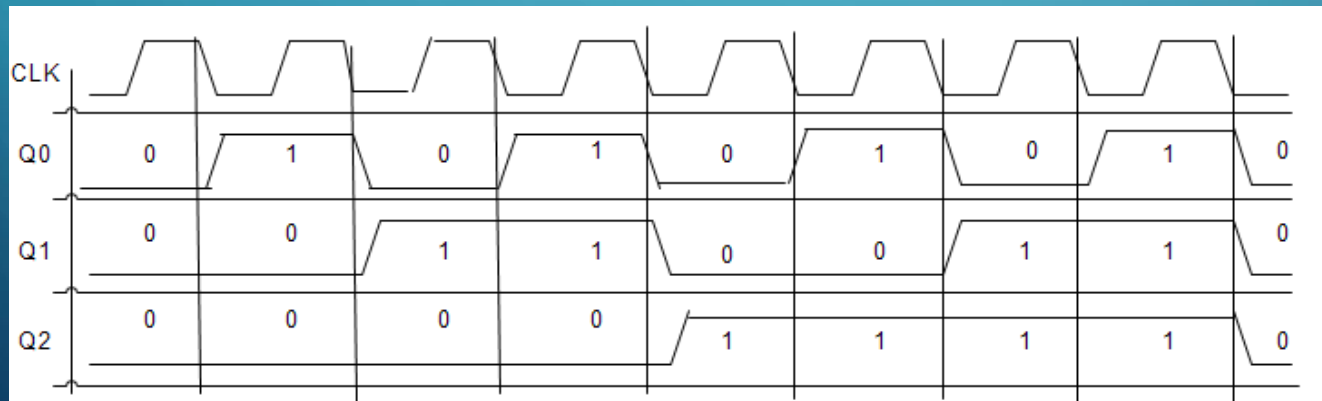
Из таблицы видно, что частота, с которой меняются 0 и 1, делится на 2 по мере увеличения ранга. Прямой и обратный счетчики могут быть выполнены на базе триггеров Т-типа, которые переключаются при каждом тактовом импульсе. Другими словами, триггер Т является счетчиком по модулю 2.



ПРЯМОЙ АСИНХРОННЫЙ СЧЕТЧИК ПО МОДУЛЮ 8:

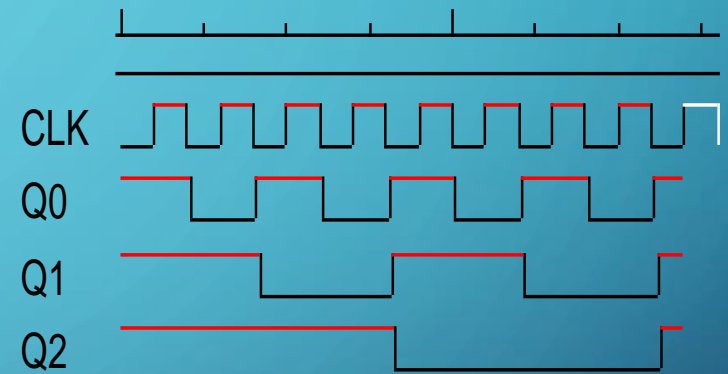
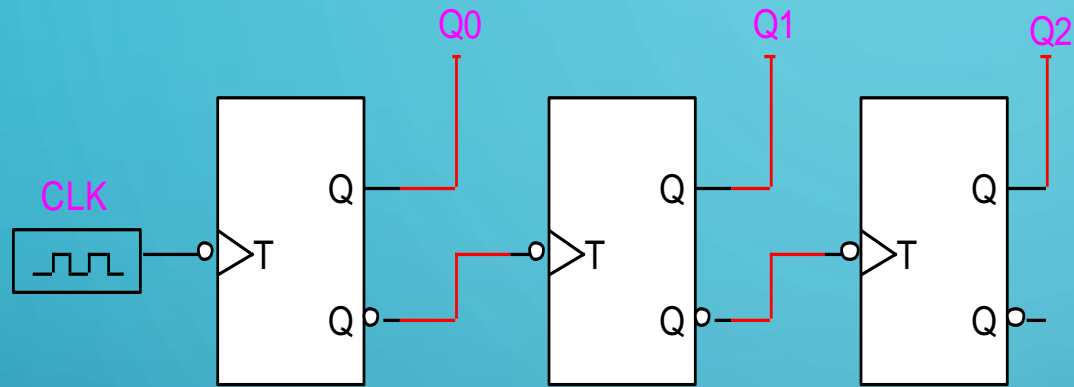


Временная диаграмма прямого асинхронного счетчика по модулю 8:

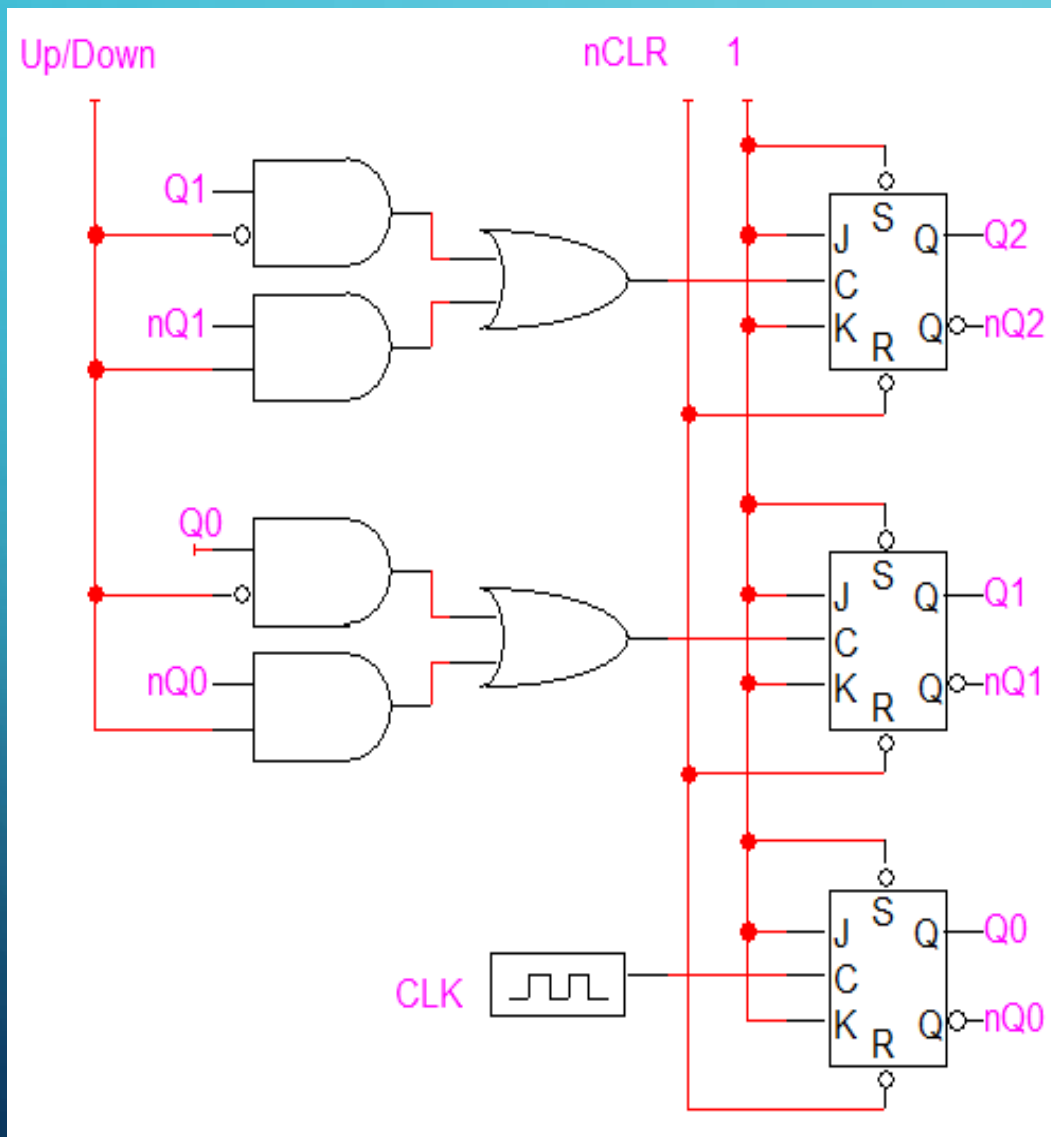


По срезу входного счетного импульса переключается Q_0 , Q_1 переключается по срезу сигнала на выходе Q_0 , а Q_2 переключается по срезу сигнала на выходе Q_1 . При этом имеет место прямой счет.

СХЕМА ОБРАТНОГО АСИНХРОННОГО СЧЕТЧИКА ПО МОДУЛЮ 8



СТРУКТУРА РЕВЕРСИВНОГО АСИНХРОННОГО СЧЕТЧИКА



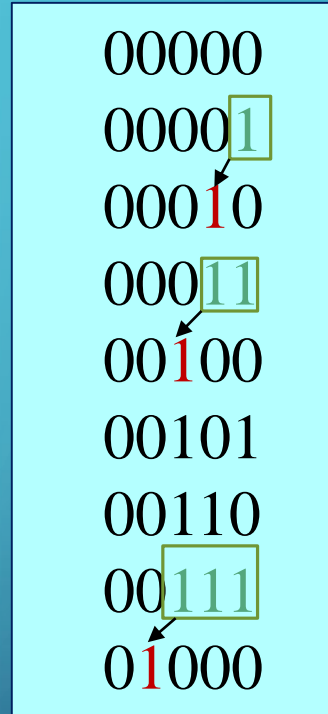
Счетчик имеет вход направления счета Up/Down. Единичный/нулевой уровень сигнала на указанном входе будет определять прямой/обратный счет путем выбора прямого/инверсного выхода триггера в данном разряде с целью управления синхровходом триггера в следующем разряде.

СИНХРОННЫЕ СЧЕТЧИКИ

Асинхронные счетчики характеризуются простой структурой, однако частота счетных импульсов относительно мала вследствие последовательного переключения триггеров.

В синхронных счетчиках счетные импульсы поступают одновременно на входы синхронизации всех триггеров, вследствие чего выходы триггеров переключаются синхронно.

Из анализа прямой последовательности состояний видно, что триггер в данном разряде должен переключаться только тогда, когда триггеры во всех предыдущих младших разрядах находятся в единичном состоянии.



СИНХРОННЫЙ СЧЕТЧИК С ПАРАЛЛЕЛЬНЫМ ПЕРЕНОСОМ

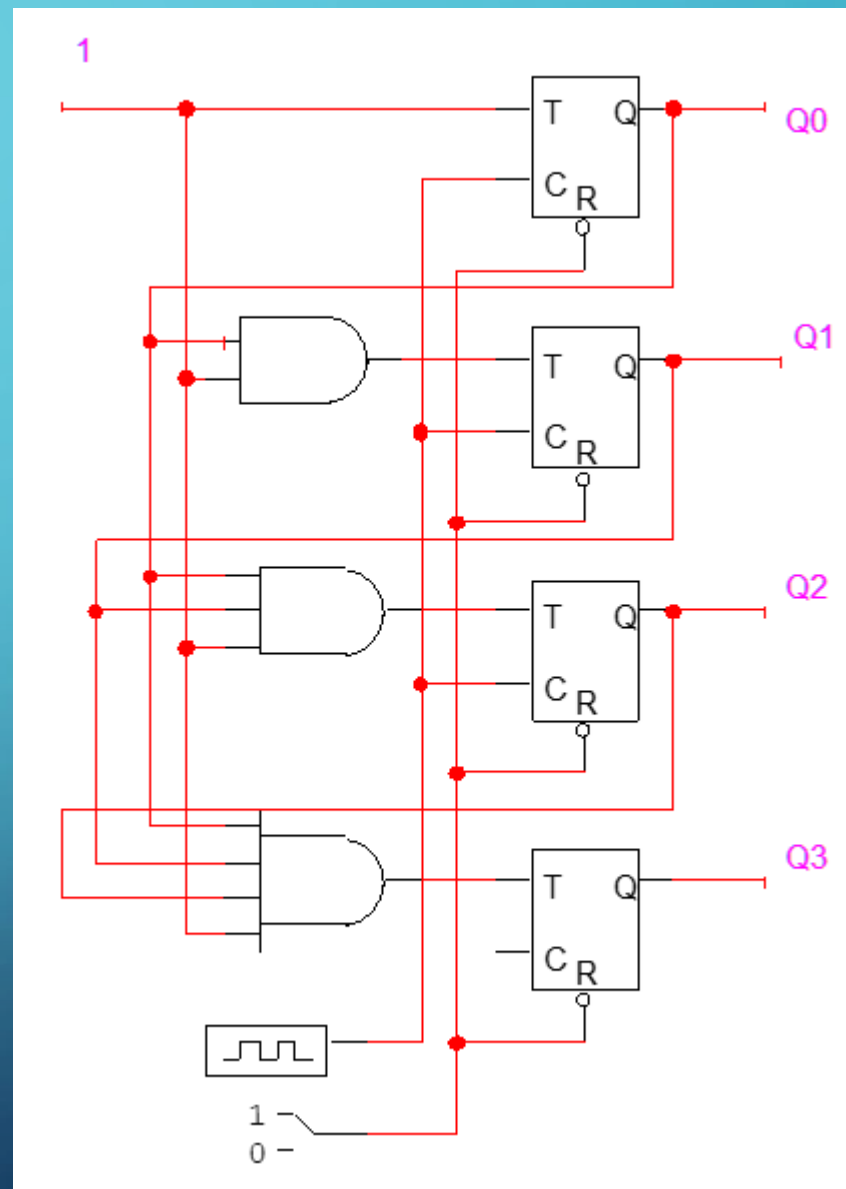
Условия переключения триггеров синхронного счетчика по модулю 16 следующие:

$$T_0 = 1,$$

$$T_1 = Q_0,$$

$$T_2 = Q_0 Q_1,$$

$$T_3 = Q_0 Q_1 Q_2.$$



NUMĂRĂTOR SINCRON CU TRANSPORT SUCCESIV

Условия(1)

$$T_0=1,$$

$$T_1=Q_0,$$

$$T_2=Q_0Q_1,$$

$$T_3=Q_0Q_1Q_2.$$

Могут быть переписаны как:

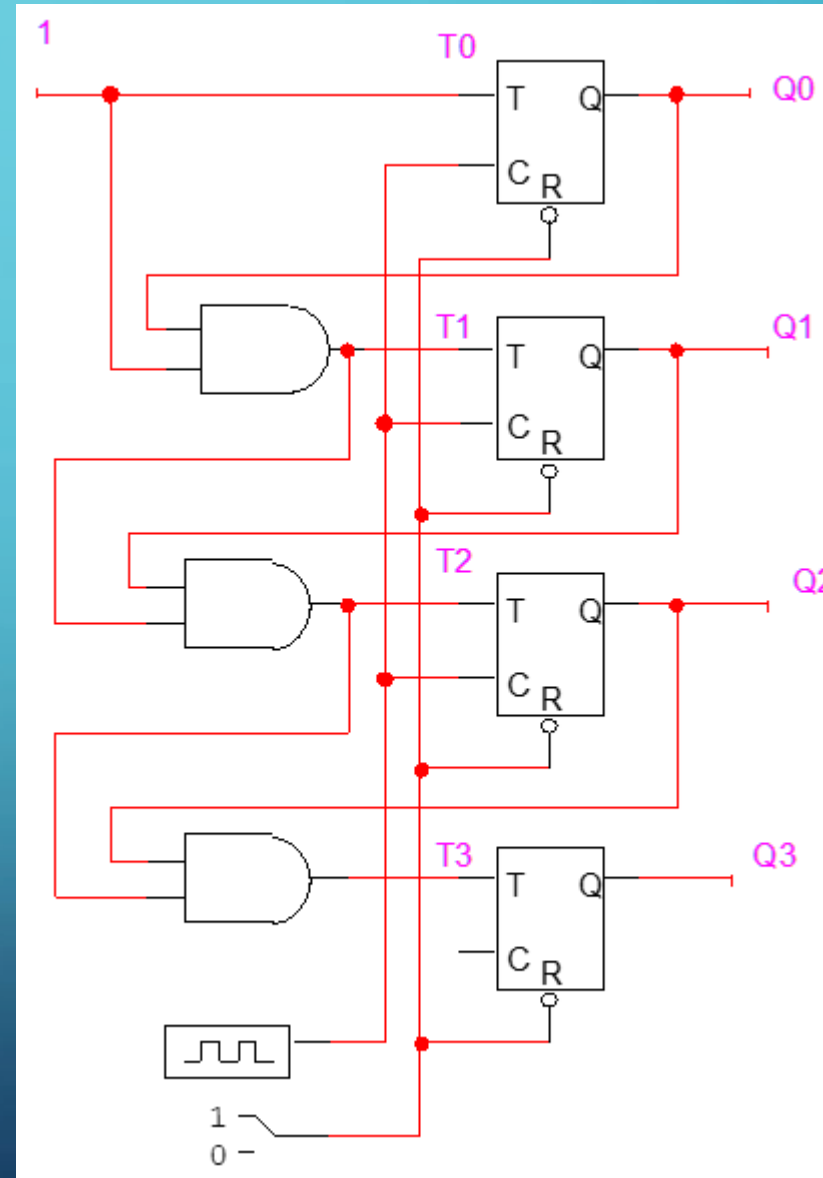
$$T_0=1,$$

$$T_1=T_0Q_0=Q_0,$$

$$T_2=T_1Q_1,$$

$$T_3=T_2Q_2.$$

Реализация условий (2) приводит к структуре синхронного счетчика с последовательным переносом. В таком счетчике используются только двухвходовые логические элементы И, которые, однако, соединяются последовательно.



СЧЕТЧИКИ С ПРОИЗВОЛЬНЫМ МОДУЛЕМ

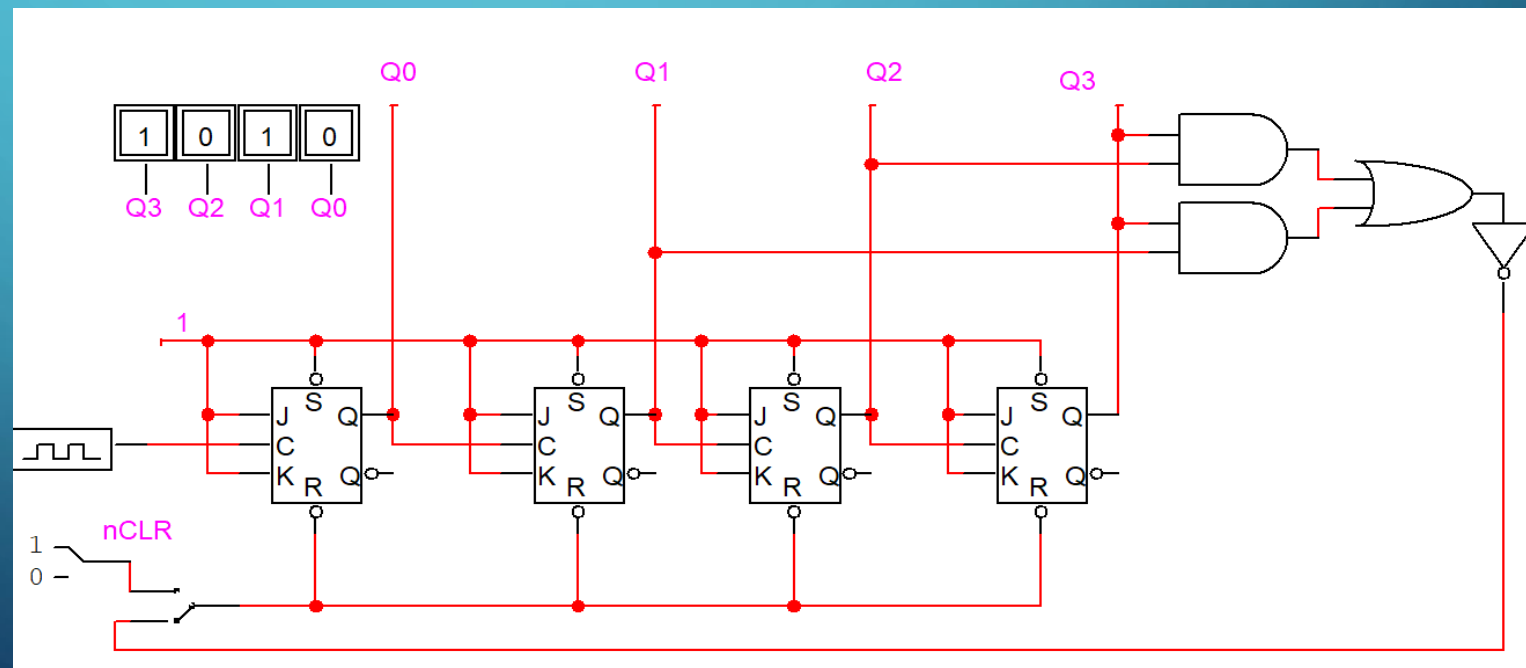
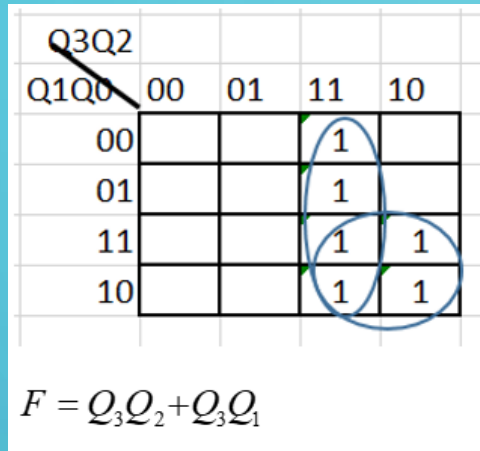
Структура асинхронного счетчика по модулю K , где $2^{n-1} < K < 2^n$

получается из асинхронного счетчика по модулю 2^n , к которому добавлена дополнительная схема с функцией дешифрации запрещенных состояний, через которые счетчик не должен проходить.

Когда двоичное состояние счетчика имеет значение K , декодер должен активировать асинхронный сигнал обнуления CLR для сброса триггеров счетчика.

АСИНХРОННЫЙ ПРЯМОЙ СЧЕТЧИК ПО МОДУЛЮ 10

	Q3	Q2	Q1	Q0	F
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	0
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	0
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	1
11	1	0	1	1	1
12	1	1	0	0	1
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	1



УПРАЖНЕНИЯ

Выполнить синтез прямого асинхронного счетчика по модулю 5

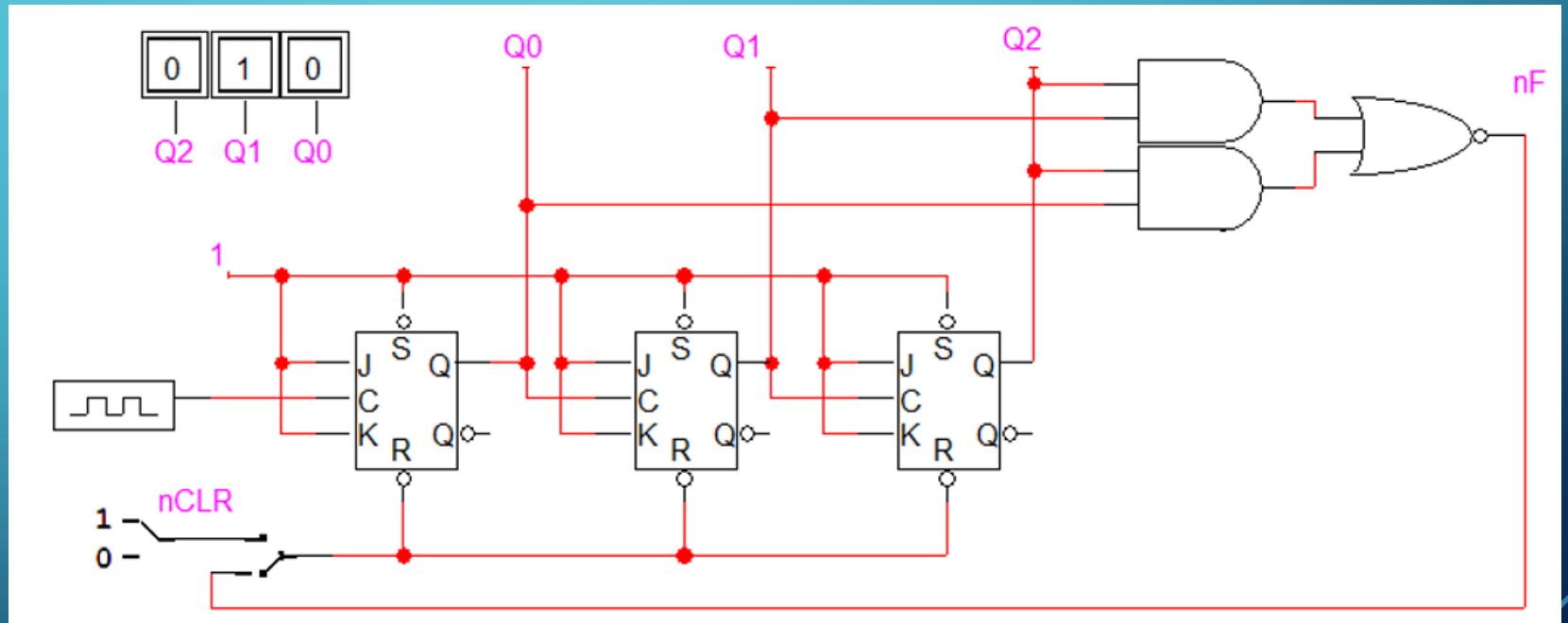
необходимы 3 триггера, потому что $2^2 < 5 < 2^3$

Обзначим триггеры Q2, Q1, Q0. Таблица истинности будет содержать 5 допустимых состояний: от 0 до 4 и 3 запрещенных состояния 5, 6 и 7.

	Q2	Q1	Q0	F
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

Q2\Q1	00	01	11	10
Q0			1	
1			1	1

$$F = Q_2Q_1 + Q_2Q_0$$



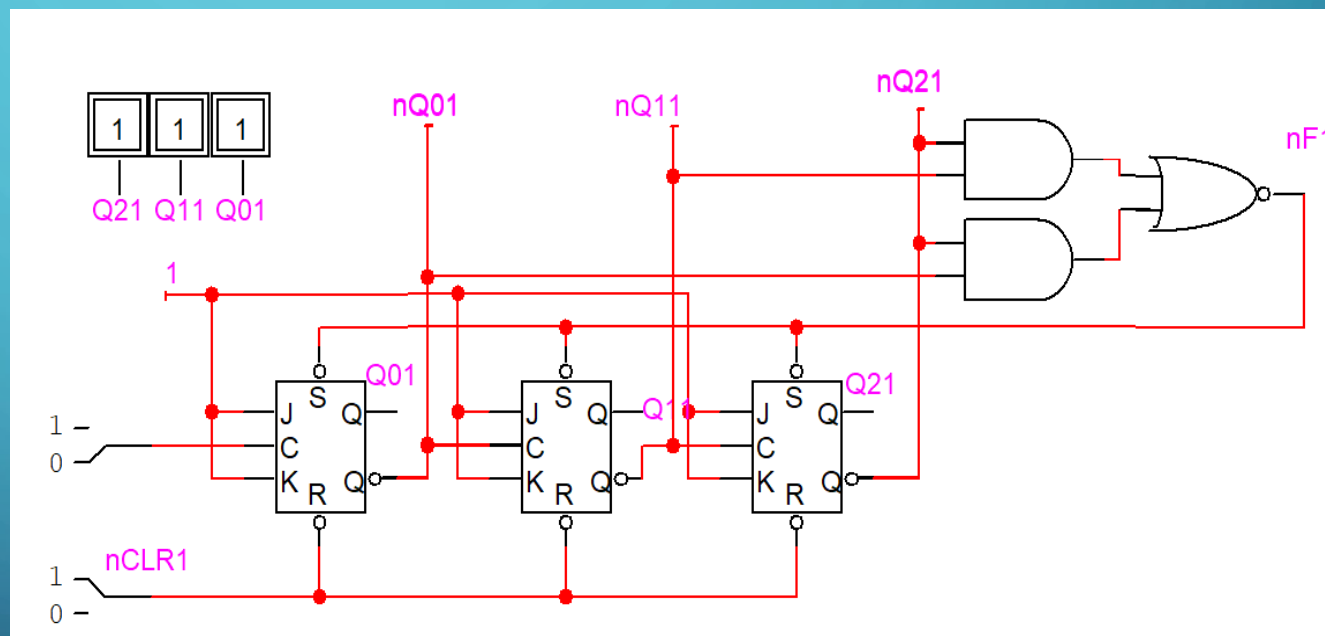
Выполнить синтез обратного асинхронного счетчика по модулю 5
 необходимы 3 триггера, потому что $2^2 < 5 < 2^3$

Обзначим триггеры Q2, Q1, Q0.

	Q2	Q1	Q0	F
0	1	1	1	0
1	1	1	0	0
2	1	0	1	0
3	1	0	0	0
4	0	1	1	0
5	0	1	0	1
6	0	0	1	1
7	0	0	0	1

Q2\Q1	00	01	11	10
Q0	0	1	1	
1	1			

$$F = nQ_2nQ_1 + nQ_2nQ_0$$



СИНХРОННЫЕ СЧЕТЧИКИ С ПРОИЗВОЛЬНЫМ МОДУЛЕМ

Синтез синхронного счетчика по модулю K выполняется в несколько этапов:

- Для счетчика, который должен иметь K состояний, определяется число триггеров: $n = \lceil \log_2 K \rceil$.
- Составляется таблица переходов счетчика, в столбцах которой записываются текущие и следующие состояния счетчика.
- По таблице переходов счетчика строятся диаграммы Карно для функций возбуждения, которые затем минимизируются.
- На последнем этапе выполняется реализация минимизированных функций возбуждения в заданном базисе логических элементов. В результате получают схему счетчика.

Таблица переходов синхронного счетчика по модулю 10:

Выходы триггеров		Функции установки триггеров							
$(Q_3Q_2Q_1Q_0)$ t	$(Q_3Q_2Q_1Q_0)$ $t+1$	J_3	K_3	J_2	K_2	J_1	K_1	J_0	K_0
0000	0001	0	*	0	*	0	*	1	*
0001	0010	0	*	0	*	1	*	*	1
0010	0011	0	*	0	*	*	0	1	*
0011	0100	0	*	1	*	*	1	*	1
0100	0101	0	*	*	0	0	*	1	*
0101	0110	0	*	*	0	1	*	*	1
0110	0111	0	*	*	0	*	0	1	*
0111	1000	1	*	*	1	*	1	*	1
1000	1001	*	0	0	*	0	*	1	*
1001	0000	*	1	0	*	0	*	*	1
1010	0000	*	1	0	*	*	1	0	*
1011	0000	*	1	0	*	*	1	*	1
1100	0000	*	1	*	1	0	*	0	*
1101	0000	*	1	*	1	0	*	*	1
1110	0000	*	1	*	1	*	1	0	*
1111	0000	*	1	*	1	*	1	*	1

Таблица возбуждения
JK триггера.

Q_t	Q_{t+1}	J	K
0	0	0	*
0	1	1	*
1	0	*	1
1	1	*	0

Q_3Q_2				
Q_1Q_0	00	01	11	10
00			*	*
01			*	*
11		1	*	*
10			*	*

$$J_3 = Q_2 Q_1 Q_0$$

Q_3Q_2				
Q_1Q_0	00	01	11	10
00	*	*	1	
01	*	*	1	1
11	*	*	1	1
10	*	*	1	1

$$K_3 = Q_2 \vee Q_1 \vee Q_0 = \overline{\overline{Q_2 Q_1 Q_0}}$$

Q_3Q_2				
Q_1Q_0	00	01	11	10
00		*	*	
01		*	*	
11	1	*	*	
10		*	*	

$$J_2 = \overline{Q_3} Q_1 Q_0$$

Q_3Q_2				
Q_1Q_0	00	01	11	10
00	*		1	*
01	*		1	*
11	*	1	1	*
10	*		1	*

$$K_2 = Q_3 \vee Q_1 Q_0 = \overline{\overline{Q_3 Q_1 Q_0}}$$

Q_3Q_2				
Q_1Q_0	00	01	11	10
00				
01	1	1		
11	*	*	*	*
10	*	*	*	*

$$J_1 = \overline{Q_3} Q_0$$

Q_3Q_2				
Q_1Q_0	00	01	11	10
00	*	*	*	*
01	*	*	*	*
11	1	1	1	1
10			1	1

$$K_1 = Q_3 \vee Q_0 = \overline{\overline{Q_3 Q_0}}$$

Q_3Q_2				
Q_1Q_0	00	01	11	10
00	1	1		1
01	*	*	*	*
11	*	*	*	*
10	1	1		

$$J_0 = \overline{Q_3} \vee \overline{Q_2} \overline{Q_0} = \overline{\overline{\overline{Q_3 Q_2 Q_0}}}$$

Q_3Q_2				
Q_1Q_0	00	01	11	10
00	*	*	*	*
01	1	1	1	1
11	1	1	1	1
10	*	*	*	*

$$K_0 = 1$$

$(Q_3Q_2Q_1Q_0)$ t	$(Q_3Q_2Q_1Q_0)$ t+1	J_3	K_3
0000	0001	0	*
0001	0010	0	*
0010	0011	0	*
0011	0100	0	*
0100	0101	0	*
0101	0110	0	*
0110	0111	0	*
0111	1000	1	*
1000	1001	*	0
1001	0000	*	1
1010	0000	*	1
1011	0000	*	1
1100	0000	*	1
1101	0000	*	1
1110	0000	*	1
1111	0000	*	1

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00			*	*
01			*	*
11		1	*	*
10			*	*

$$J_3 = Q_2 Q_1 Q_0$$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	*	*	1	
01	*	*	1	1
11	*	*	1	1
10	*	*	1	1

$$K_3 = Q_2 \vee Q_1 \vee Q_0 = \overline{\overline{\overline{Q_2 Q_1 Q_0}}}$$

$(Q_3Q_2Q_1Q_0)$ t	$(Q_3Q_2Q_1Q_0)$ t+1	J_2	K_2
0000	0001	0	*
0001	0010	0	*
0010	0011	0	*
0011	0100	1	*
0100	0101	*	0
0101	0110	*	0
0110	0111	*	0
0111	1000	*	1
1000	1001	0	*
1001	0000	0	*
1010	0000	0	*
1011	0000	0	*
1100	0000	*	1
1101	0000	*	1
1110	0000	*	1
1111	0000	*	1

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00		*	*	
01		*	*	
11	1	*	*	
10		*	*	

$$J_2 = \overline{Q_3}Q_1Q_0$$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	*		1	*
01	*		1	*
11	*	1	1	*
10	*		1	*

$$K_2 = Q_3 \vee Q_1Q_0 = \overline{\overline{Q_3}Q_1Q_0}$$

$(Q_3Q_2Q_1Q_0)$ t	$(Q_3Q_2Q_1Q_0)$ t+1	J_1	K_1
0000	0001	0	*
0001	0010	1	*
0010	0011	*	0
0011	0100	*	1
0100	0101	0	*
0101	0110	1	*
0110	0111	*	0
0111	1000	*	1
1000	1001	0	*
1001	0000	0	*
1010	0000	*	1
1011	0000	*	1
1100	0000	0	*
1101	0000	0	*
1110	0000	*	1
1111	0000	*	1

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00				
01	1	1		
11	*	*	*	*
10	*	*	*	*

$$J_1 = \overline{Q_3}Q_0$$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	*	*	*	*
01	*	*	*	*
11	1	1	1	1
10			1	1

$$K_1 = Q_3 \vee Q_0 = \overline{\overline{Q_3}Q_0}$$

$(Q_3Q_2Q_1Q_0)$ t	$(Q_3Q_2Q_1Q_0)$ t+1	J_0	K_0
0000	0001	1	*
0001	0010	*	1
0010	0011	1	*
0011	0100	*	1
0100	0101	1	*
0101	0110	*	1
0110	0111	1	*
0111	1000	*	1
1000	1001	1	*
1001	0000	*	1
1010	0000	0	*
1011	0000	*	1
1100	0000	0	*
1101	0000	*	1
1110	0000	0	*
1111	0000	*	1

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	1	1		1
01	*	*	*	*
11	*	*	*	*
10	1	1		

$$J_0 = \overline{Q_3} \vee \overline{Q_2} \overline{Q_0} = \overline{Q_3 Q_2 Q_0}$$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	*	*	*	*
01	1	1	1	1
11	1	1	1	1
10	*	*	*	*

$$K_0 = 1$$

СХЕМА ПРЯМОГО СИНХРОННОГО СЧЕТЧИКА ПО МОДУЛЮ 10

$$J_3 = Q_2 Q_1 Q_0$$

$$K_3 = Q_2 \vee Q_1 \vee Q_0 = \overline{\overline{Q_2 Q_1 Q_0}}$$

$$J_2 = \overline{Q_3} Q_1 Q_0$$

$$K_2 = Q_3 \vee Q_1 Q_0 = \overline{\overline{Q_3 Q_1 Q_0}}$$

$$J_1 = \overline{Q_3} Q_0$$

$$K_1 = Q_3 \vee Q_0 = \overline{\overline{Q_3 Q_0}}$$

$$J_0 = \overline{Q_3} \vee \overline{Q_2} \vee \overline{Q_1} = \overline{\overline{\overline{Q_3 Q_2 Q_1}}}$$

$$K_0 = 1$$

