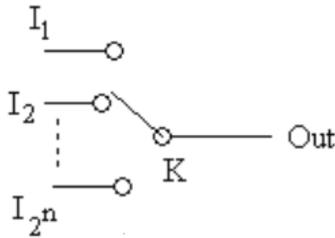


Мультиплексоры

Мультиплексоры (MUX) - это КЛС, которые осуществляют подключение (коммутацию) одного из нескольких входов данных на единственный выход. Выбор входа осуществляется n -битным кодовым словом селекции, называемым адресом.

Концептуально MUX - это цифровой переключатель:



Наиболее важными приложениями MUX являются последовательный выбор данных, параллельно-последовательное преобразование данных, одноканальные системы передачи данных, реализация КЛС с одним выходом.

С n адресными линиями можно выбрать 2^n входов.

Мультиплексор с одной адресной линией может иметь 2 линии данных $2^1=2$

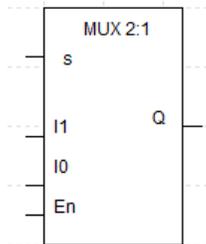
Мультиплексор с 2-мя адресными линиями может иметь от 3 до 4 линии данных $2^2=4$

Мультиплексор с 3-мя адресными линиями может иметь от 5 до 8 линии данных $2^3=8$

Примеры.

1. MUX 2:1

Логический символ:



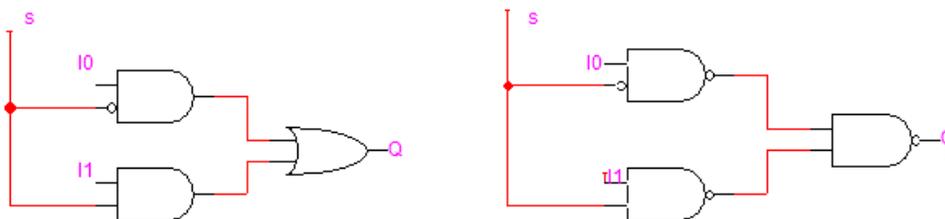
Мультиплексор 2: 1 имеет 2 входа данных, I_0 и I_1 , сигнал селекции (адрес) s и выход Q . В зависимости от адресного сигнала, имеем на выходе: $Q = I_0\bar{s}_0 + I_1s_0$

$$s = 0 \rightarrow Q = I_0$$

$$s = 1 \rightarrow Q = I_1$$

Таким образом, мультиплексор пропускает на выход сигнал из входной линии, соответствующей s .

Логическая схема:



2. MUX 4:1

Мультиплексор 4: 1 имеет 4 входа данных, 2 сигнала селекции (адресных сигнала) s_1 и s_0 и выход Q .

Логический символ:

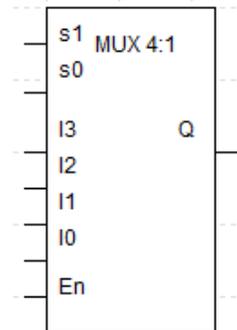


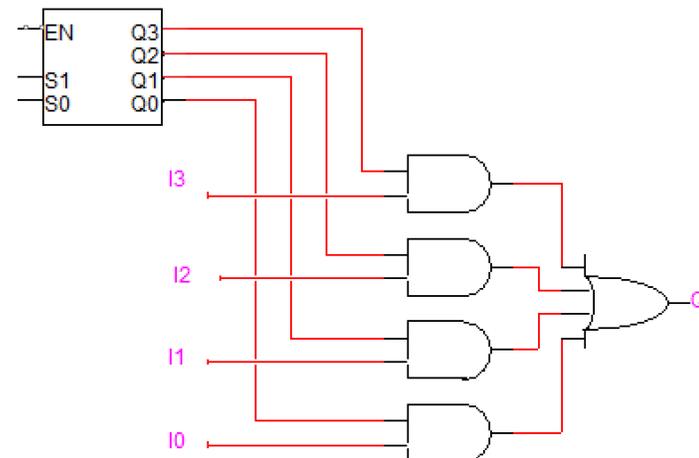
Таблица истинности

S1	S0	I3	I2	I1	I0	En	Q
*	*	*	*	*	*	0	0
0	0	*	*	*	I0	1	I0
0	1	*	*	I1	*	1	I1
1	0	*	I2	*	*	1	I2
1	1	I3	*	*	*	1	I3

Логическая формула

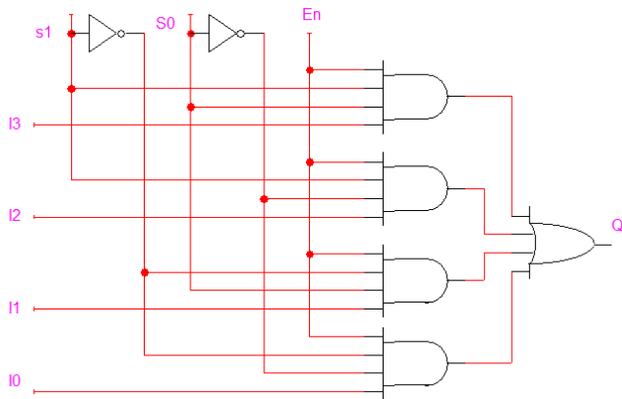
$$Q = I_3 s_1 s_0 E_n + I_2 s_1 \bar{s}_0 E_n + I_1 \bar{s}_1 s_0 E_n + I_0 \bar{s}_1 \bar{s}_0 E_n$$

Концептуальная реализация предполагает использование адресного декодера и набор элементов И, ИЛИ.



Принцип работы: при подаче адресного кода на входы s_i , декодер выдает на выходах Q_3 , Q_2 , Q_1 и Q_0 только один логический сигнал 1, а на остальных - 0; логический сигнал 1 поданный на вход логического элемента И позволяет перейти на выход сигнал I_i ; все остальные значения 0 блокируют вентили И; Таким образом, единственный вход I_i соединяется с выходом мультиплексора Q .

Реальная реализация объединяет декодер со схемами И.



Расширение декодирующей способности

Пример.

Выполнить синтез MUX 8:1, используя MUX 2:1 и 4:1

Таблица истинности

	s2	s1	s0	Q
0	0	0	0	D0
1	0	0	1	D1
2	0	1	0	D2
3	0	1	1	D3
4	1	0	0	D4
5	1	0	1	D5
6	1	1	0	D6
7	1	1	1	D7

Логическая схема:

