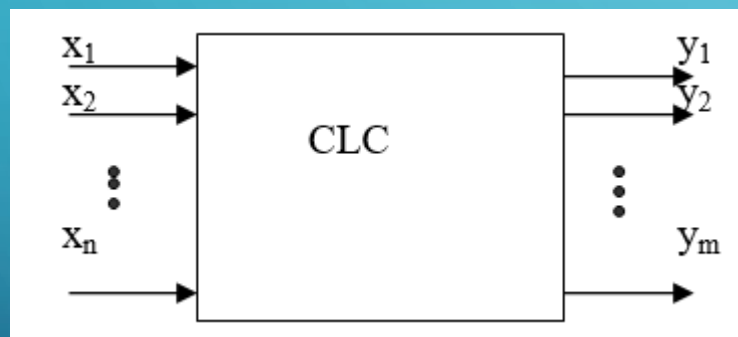


The background is a gradient of blue, darker at the bottom. In the corners, there are white line-art illustrations of circuit traces and nodes. The top-left and bottom-left corners have more complex, branching patterns, while the top-right and bottom-right corners have simpler, more linear patterns.

VI. ПРОЕКТИРОВАНИЕ КОМБИНАЦИОННЫХ ЛОГИЧЕСКИХ СХЕМ

КОМБИНАЦИОННЫЕ ЛОГИЧЕСКИЕ ТЕМЫ (КЛС)

Комбинационными логическими схемами (КЛС) называются схемы, состоящие из логических элементов того или иного функционально полного базиса, неспособные к запоминанию информации.



$$y_1 = f_1(x_1, x_2, \dots, x_n)$$

$$y_2 = f_2(x_1, x_2, \dots, x_n)$$

$$y_m = f_m(x_1, x_2, \dots, x_n)$$

ЭТАПЫ СИНТЕЗА КЛС

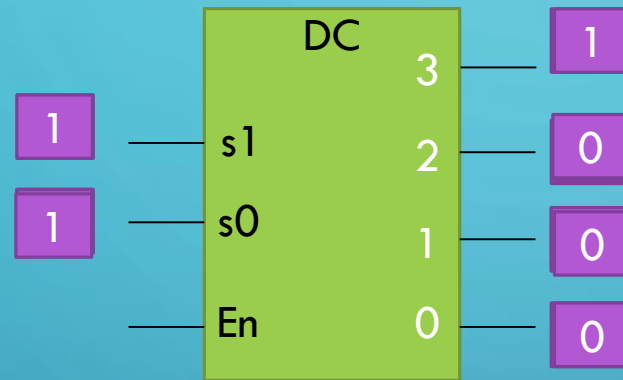
Проектирования КЛС включает несколько последовательно выполняемых этапов:

1. Табличное или аналитическое описание функционирования КЛС;
2. Получение минимальной ДНФ (минимизация);
3. Преобразование полученной МДНФ посредством формул де Моргана с целью перехода к выбранному или заданному логическому базису (И-НЕ, ИЛИ-НЕ);
4. Синтез КЛС в соответствующем базисе логических элементов.

К КЛС относятся преобразователи кодов, декодеры и кодеры, мультиплексоры и демультимплексоры, компараторы, а также сумматоры.

ДЕКОДЕРЫ

Дешифратором или декодером (*decoder*) чаще всего называют кодирующее устройство, преобразующее двоичный код в унарный. Из всех m выходов декодера активный уровень имеется только на одном, а именно на том, номер которого равен поданному на вход двоичному числу. На всех остальных выходах декодера уровни напряжения неактивные.



Полные декодеры

$$m = 2^n$$

где n кол-во входов и m кол-во выходов

Двоичные декодеры

2→4

3→8

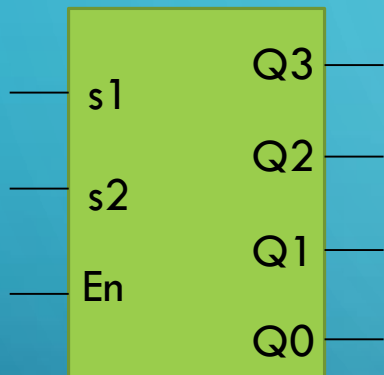
4→16

Неполные декодеры

$$m < 2^n$$

Двоично-десятичные декодеры

4→10



EN – вход разрешения (активный по 1)
 s1, s0 – адресные входы
 Q3-Q0 – выходы (активные по 1)

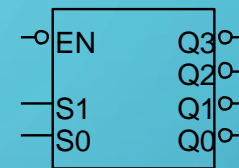
EN	S1	S0	Q0	Q1	Q2	Q3
0	*	*	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

$$Q_0 = \bar{s}_1 \bar{s}_0 En;$$

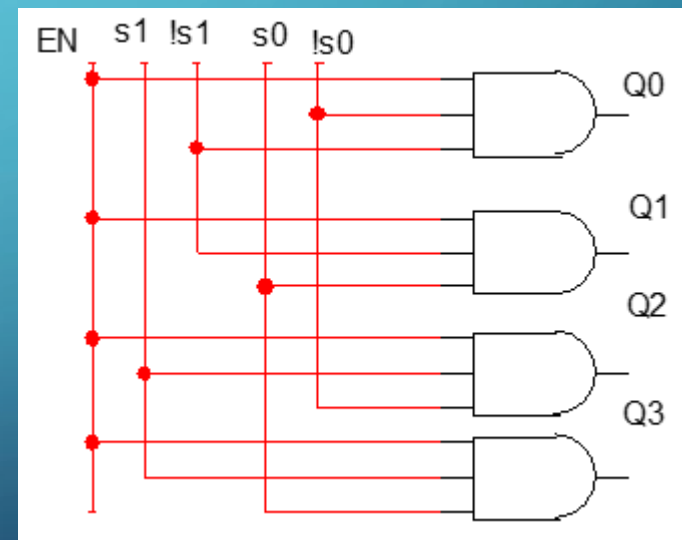
$$Q_1 = \bar{s}_1 s_0 En;$$

$$Q_2 = s_1 \bar{s}_0 En;$$

$$Q_3 = s_1 s_0 En;$$



En – активный по 0
 Q3-Q0 – выходы активные по 0
 Логические элементы NAND



ДВОИЧНО-ДЕСЯТИЧНЫЕ ДЕКОДЕРЫ

Синтез двоично-десятичного декодера кода 842 (-3).

Десятичная цифра	Код				Выходы									
	8 <i>x</i> ₁	4 <i>x</i> ₂	2 <i>x</i> ₃	-3 <i>x</i> ₄	<i>y</i> ₀	<i>y</i> ₁	<i>y</i> ₂	<i>y</i> ₃	<i>y</i> ₄	<i>y</i> ₅	<i>y</i> ₆	<i>y</i> ₇	<i>y</i> ₈	<i>y</i> ₉
0	0	0	0	0	1	0	0	0	0	0	0	0	0	0
1	0	1	0	1	0	1	0	0	0	0	0	0	0	0
2	0	0	1	0	0	0	1	0	0	0	0	0	0	0
3	0	1	1	1	0	0	0	1	0	0	0	0	0	0
4	0	1	0	0	0	0	0	0	1	0	0	0	0	0
5	1	0	0	1	0	0	0	0	0	1	0	0	0	0
6	0	1	1	0	0	0	0	0	0	0	1	0	0	0
7	1	0	1	1	0	0	0	0	0	0	0	1	0	0
8	1	0	0	0	0	0	0	0	0	0	0	0	1	0
9	1	1	0	1	0	0	0	0	0	0	0	0	0	1
10	0	0	0	1	*	*	*	*	*	*	*	*	*	*
11	0	0	1	1	*	*	*	*	*	*	*	*	*	*
12	1	0	1	0	*	*	*	*	*	*	*	*	*	*
13	1	1	0	0	*	*	*	*	*	*	*	*	*	*
14	1	1	1	0	*	*	*	*	*	*	*	*	*	*
15	1	1	1	1	*	*	*	*	*	*	*	*	*	*

<i>x</i> ₃ <i>x</i> ₄	<i>x</i> ₁ <i>x</i> ₂			
	00	01	11	10
00	Y0	Y4	*	Y8
01	*	Y1	Y9	Y5
11	*	Y3	*	Y7
10	Y2	Y6	*	*

$$y_0 = \bar{x}_1 \bar{x}_2 \bar{x}_3$$

$$y_1 = \bar{x}_1 \bar{x}_3 x_4$$

$$y_2 = \bar{x}_1 \bar{x}_2 x_3$$

$$y_3 = \bar{x}_1 x_3 x_4$$

$$y_4 = x_2 \bar{x}_3 \bar{x}_4$$

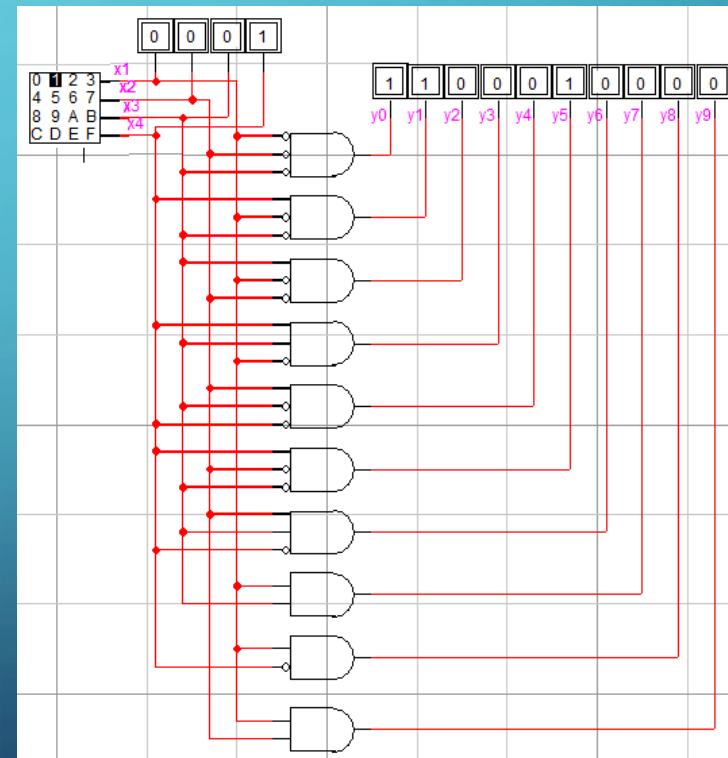
$$y_5 = \bar{x}_2 \bar{x}_3 x_4$$

$$y_6 = x_2 x_3 \bar{x}_4$$

$$y_7 = x_1 x_3$$

$$y_8 = x_1 \bar{x}_4$$

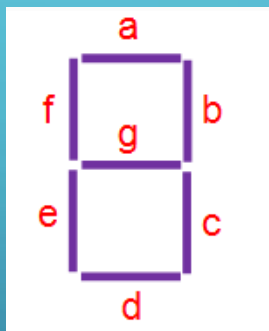
$$y_9 = x_1 x_2$$



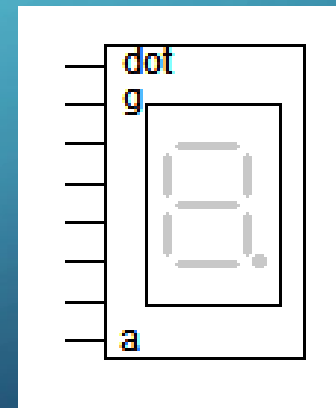
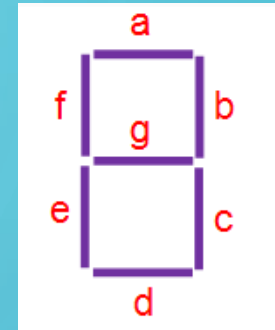
ДЕКОДЕР BCD - 7 СЕГМЕНТОВ

7-сегментные декодеры - это комбинаторные логические схемы, предназначенные для управления 7-сегментными цифровыми схемами отображения (светодиоды, лампочки, жидкие кристаллы или газоразрядные трубки).

Схема имеет 4 входа и 7 выходов, обозначенных a, b, c, d, e, f, g. Входы кодируют двоичное число из 4 бит.



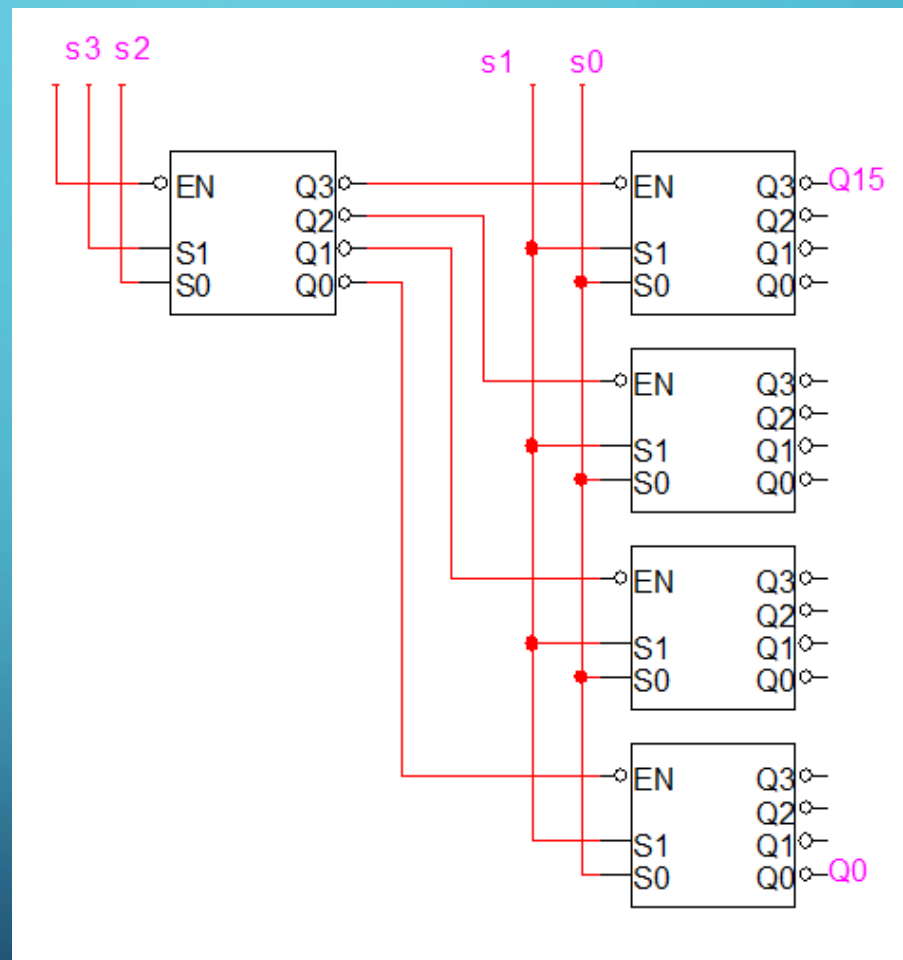
	EN	x1	x2	x3	x4	a	b	c	d	e	f	g
	0	*	*	*	*	0	0	0	0	0	0	0
0	1	0	0	0	0	1	1	1	1	1	1	0
1	1	0	0	0	1	0	1	1	0	0	0	0
2	1	0	0	1	0	1	1	0	1	1	0	1
3	1	0	0	1	1	1	1	1	1	0	0	1
4	1	0	1	0	0	0	1	1	0	0	1	1
5	1	0	1	0	1	1	0	1	1	0	1	1
6	1	0	1	1	0	1	0	1	1	1	1	1
7	1	0	1	1	1	1	1	1	0	0	0	0
8	1	1	0	0	0	1	1	1	1	1	1	1
9	1	1	0	0	1	1	1	1	1	0	1	1
		1	0	1	0	*	*	*	*	*	*	*
		1	0	1	1	*	*	*	*	*	*	*
		1	1	0	0	*	*	*	*	*	*	*
		1	1	0	1	*	*	*	*	*	*	*
		1	1	1	0	*	*	*	*	*	*	*
		1	1	1	1	*	*	*	*	*	*	*



РАСШИРЕНИЕ ДЕКОДИРУЮЩЕЙ СПОСОБНОСТИ ДЕКОДЕРОВ

Реализуйте декодер $4 \rightarrow 16$, используя декодеры $2 \rightarrow 4$

	EN	s3	s2	s1	s0	Qi
	0	*	*	*	*	0
0	1	0	0	0	0	Q0
1	1	0	0	0	1	Q1
2	1	0	0	1	0	Q2
3	1	0	0	1	1	Q3
4	1	0	1	0	0	Q4
5	1	0	1	0	1	Q5
6	1	0	1	1	0	Q6
7	1	0	1	1	1	Q7
8	1	1	0	0	0	Q8
9	1	1	0	0	1	Q9
10	1	1	0	1	0	Q10
11	1	1	0	1	1	Q11
12	1	1	1	0	0	Q12
13	1	1	1	0	1	Q13
14	1	1	1	1	0	Q14
15	1	1	1	1	1	Q15



Реализуйте декодер $4 \rightarrow 16$, используя декодеры $1 \rightarrow 2$ și $3 \rightarrow 8$.

Реализуйте декодер $5 \rightarrow 32$, используя декодеры $2 \rightarrow 4$.