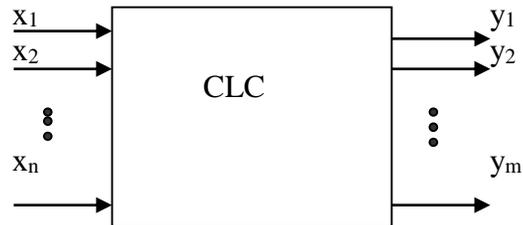


Тема 6. ПРОЕКТИРОВАНИЕ КОМБИНАЦИОННЫХ ЛОГИЧЕСКИХ СХЕМ

Комбинационными логическими схемами (КЛС) называются схемы, состоящие из логических элементов того или иного функционально полного базиса, неспособные к запоминанию информации.



КЛС можно описать следующим образом:

$$y_1 = f_1(x_1, x_2, \dots, x_n)$$

$$y_2 = f_2(x_1, x_2, \dots, x_n)$$

$$y_m = f_m(x_1, x_2, \dots, x_n)$$

Проектирование КЛС включает несколько последовательно выполняемых этапов:

- Табличное или аналитическое описание функционирования КЛС;
- Получение минимальной ДНФ (минимизация);
- Преобразование полученной МДНФ посредством формул де Моргана с целью перехода к выбранному или заданному логическому базису (И-НЕ, ИЛИ-НЕ);
- Синтез КЛС в соответствующем базисе логических элементов.

К КЛС относятся преобразователи кодов, декодеры и кодеры, мультиплексоры и демультимплексоры, компараторы, а также сумматоры.

6.1. Декодеры

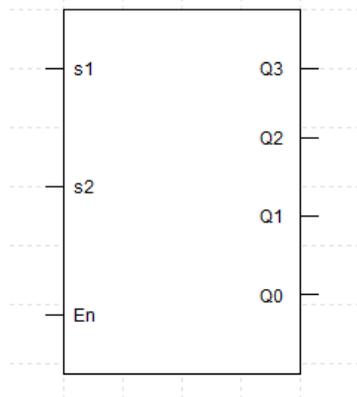
Дешифратором или декодером (*decoder*) чаще всего называют кодирующее устройство, преобразующее двоичный код в унарный. Из всех m выходов декодера активный уровень имеется только на одном, а именно на том, номер которого равен поданному на вход двоичному числу. На всех остальных выходах декодера уровни напряжения неактивные.

Если декодер имеет n входов, m выходов и использует все возможные наборы входных переменных, то $m=2^n$. Такой декодер называют полным, в отличие от неполного, использующего часть возможных наборов.

Примеры полных декодеров: $2 \rightarrow 4$, $3 \rightarrow 8$, $4 \rightarrow 16$

Примером неполного декодера может служить двоично-десятичный декодер ($4 \rightarrow 10$).

Логический символ полного двоичного декодера (2→4):



EN – вход разрешения (активный по 1)
 s1, s0 – адресные входы
 Q3-Q0 – выходы (активные по 1)

Таблица истинности декодера 2→4

EN	S1	S0	Q0	Q1	Q2	Q3
0	*	*	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

Логические формулы:

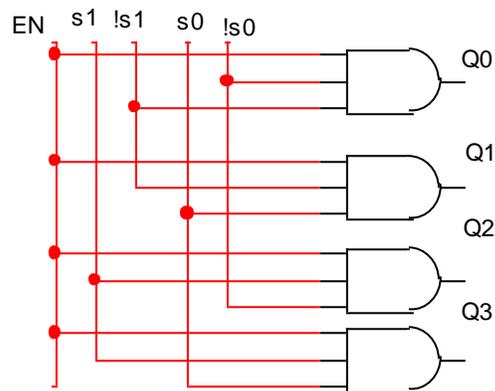
$$Q_0 = \bar{s}_1 \bar{s}_0 En;$$

$$Q_1 = \bar{s}_1 s_0 En;$$

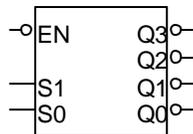
$$Q_2 = s_1 \bar{s}_0 En;$$

$$Q_3 = s_1 s_0 En;$$

Логическая схема:



Если декодер выполнен на логических элементах NAND, его выходы активны по 0. Символ декодера с активными по 0 выходами:



Декодер BCD - 7 сегментов

7-сегментные декодеры - это комбинаторные логические схемы, предназначенные для управления 7-сегментными цифровыми схемами отображения (светодиоды, лампочки, жидкие кристаллы или газоразрядные трубки).

Схема имеет 4 входа и 7 выходов, обозначенных a, b, c, d, e, f, g. Входы кодируют двоичное число из 4 бит.

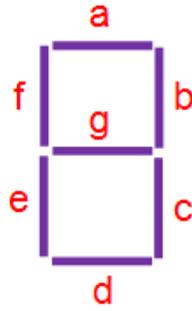
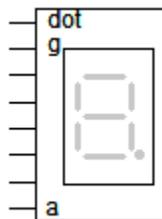


Таблица истинности 7-сегментного декодера для кода 8421.

	EN	x1	x2	x3	x4	a	b	c	d	e	f	g
	0	*	*	*	*	0	0	0	0	0	0	0
0	1	0	0	0	0	1	1	1	1	1	1	0
1	1	0	0	0	1	0	1	1	0	0	0	0
2	1	0	0	1	0	1	1	0	1	1	0	1
3	1	0	0	1	1	1	1	1	1	0	0	1
4	1	0	1	0	0	0	1	1	0	0	1	1
5	1	0	1	0	1	1	0	1	1	0	1	1
6	1	0	1	1	0	1	0	1	1	1	1	1
7	1	0	1	1	1	1	1	1	0	0	0	0
8	1	1	0	0	0	1	1	1	1	1	1	1
9	1	1	0	0	1	1	1	1	1	0	1	1
		1	0	1	0	*	*	*	*	*	*	*
		1	0	1	1	*	*	*	*	*	*	*
		1	1	0	0	*	*	*	*	*	*	*
		1	1	0	1	*	*	*	*	*	*	*
		1	1	1	0	*	*	*	*	*	*	*
		1	1	1	1	*	*	*	*	*	*	*



Двоично-десятичные декодеры

Рассмотрим синтез двоично-десятичного декодера кода 842 (-3). Этот декодер будет иметь 4 входа и 10 выходов.

Таблица истинности:

Десятичная цифра	Код				Выходы									
	8	4	2	-3	y_0	y_1	y_2	y_3	y_4	y_5	y_6	y_7	y_8	y_9
	x_1	x_2	x_3	x_4										
0	0	0	0	0	1	0	0	0	0	0	0	0	0	0
1	0	1	0	1	0	1	0	0	0	0	0	0	0	0
2	0	0	1	0	0	0	1	0	0	0	0	0	0	0
3	0	1	1	1	0	0	0	1	0	0	0	0	0	0
4	0	1	0	0	0	0	0	0	1	0	0	0	0	0
5	1	0	0	1	0	0	0	0	0	1	0	0	0	0
6	0	1	1	0	0	0	0	0	0	0	1	0	0	0
7	1	0	1	1	0	0	0	0	0	0	0	1	0	0
8	1	0	0	0	0	0	0	0	0	0	0	0	1	0
9	1	1	0	1	0	0	0	0	0	0	0	0	0	1
10	0	0	0	1	*	*	*	*	*	*	*	*	*	*
11	0	0	1	1	*	*	*	*	*	*	*	*	*	*
12	1	0	1	0	*	*	*	*	*	*	*	*	*	*
13	1	1	0	0	*	*	*	*	*	*	*	*	*	*
14	1	1	1	0	*	*	*	*	*	*	*	*	*	*
15	1	1	1	1	*	*	*	*	*	*	*	*	*	*

Поскольку выходы функций равны 1 в разных входных наборах, мы можем использовать одну диаграмму Карно, но с учетом того, что на самом деле существует 10 различных диаграмм Карно. Таким образом, мы имеем право склеить только одну выходную функцию с 6-ю неопределенными значениями.

	x1x2				
x3x4		00	01	11	10
00		Y0	Y4	*	Y8
01		*	Y1	Y9	Y5
11		*	Y3	*	Y7
10		Y2	Y6	*	*

В результате минимизации были получены следующие логические функции:

$$y_0 = \bar{x}_1 \bar{x}_2 \bar{x}_3$$

$$y_1 = \bar{x}_1 \bar{x}_3 x_4$$

$$y_2 = \bar{x}_1 \bar{x}_2 x_3$$

$$y_3 = \bar{x}_1 x_3 x_4$$

$$y_4 = x_2 \bar{x}_3 \bar{x}_4$$

$$y_5 = \bar{x}_2 \bar{x}_3 x_4$$

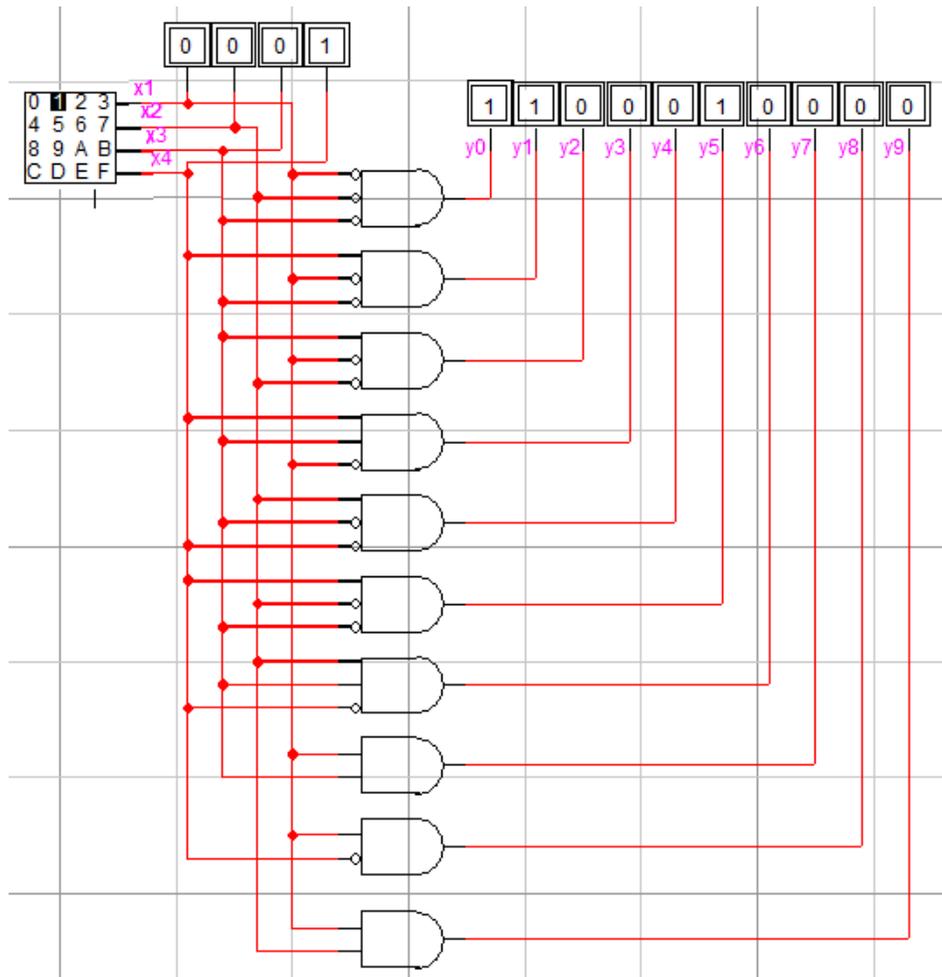
$$y_6 = x_2 x_3 \bar{x}_4$$

$$y_7 = x_1 x_3$$

$$y_8 = x_1 \bar{x}_4$$

$$y_9 = x_1 x_2$$

Схема двоично-десятичного декодера для кода 842 (-3):

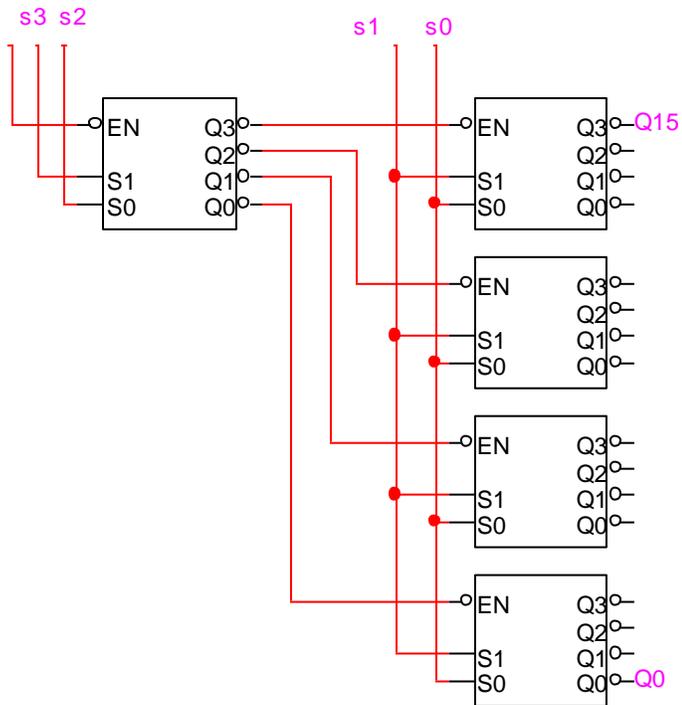


Расширение декодирующей способности декодеров

Пример. Реализуйте декодер $4 \rightarrow 16$, используя декодеры $2 \rightarrow 4$.

Таблица истинности декодера:

	EN	s3	s2	s1	s0	Q _i
	0	*	*	*	*	0
0	1	0	0	0	0	Q0
1	1	0	0	0	1	Q1
2	1	0	0	1	0	Q2
3	1	0	0	1	1	Q3
4	1	0	1	0	0	Q4
5	1	0	1	0	1	Q5
6	1	0	1	1	0	Q6
7	1	0	1	1	1	Q7
8	1	1	0	0	0	Q8
9	1	1	0	0	1	Q9
10	1	1	0	1	0	Q10
11	1	1	0	1	1	Q11
12	1	1	1	0	0	Q12
13	1	1	1	0	1	Q13
14	1	1	1	1	0	Q14
15	1	1	1	1	1	Q15



Матричное расширение декодера

